

概述

Smart-RK3568 是由立功科技精心设计的一款评估套件,评估套件采用核心板加底板的形态,主控采用瑞芯微 RK3568J,四核 64 位 Cortex-A55, 22nm 先进制程高性能 SOC, 主频最高 2GHz, 为后端设备数据处理提供高效而稳定的性能, 核心板支持 Android11 和 Linux 系统, 广泛适用于智能 NVR、云终端、物联网网关、工业控制、边缘计算、人脸闸机、车载中控等场景。

产品特性

- ◆ ADC: 6 通道 ADC 采集输入
- ◆ 音频: 4 路数字 MIC, 1 路模拟 MIC 输入
- ◆ 视频: 单摄、双摄、四摄、八摄视频采集
- ◆ 显示: HDMI/eDP/LVDS/MIPI-DSI 显示
- ◆ 无线: 支持 4G/5G 模组、Wi-Fi/BT 模组
- ◆ CAN: 3 路隔离 CAN 接口, 1 路可支持整板低功耗唤醒控制
- ◆ 外设: 2 路 RS232, 2 路 RS485, 1 路 SD 卡, 3 路 USB2.0, 2 路千兆网, 2 路 SATA, 1 路 PCIE3.0, 1 路 USB 3.0
- ◆ 下载调试: TypeC 下载及调试, 支持复位、开关机、下载按键
- ◆ 系统: 支持 Linux4.19、Android11 系统

产品应用

- ◆ NVR;
- ◆ 物联网网关, 云终端;
- ◆ 边缘计算、人脸闸机;
- ◆ 车载中控, 工业控制等。

订购信息

型号	温度范围
Smart-RK3568-D2E64LC-T	-20 °C ~ +85 °C

典型应用



修订历史

版本	日期	原因
V1.0	2023/04/11	创建文档

目 录

1. 产品简介.....	1
1.1 资源说明.....	1
1.2 产品特性.....	2
1.3 命名规则.....	2
1.4 订购信息.....	2
2. 接口说明.....	3
2.1 接口说明.....	3
2.2 电源接口.....	3
2.3 CAN 接口.....	4
2.4 RS232 接口.....	5
2.5 RTC 接口.....	6
2.6 MIPI-DSI 接口.....	6
2.7 PCIE3.0 接口.....	7
2.8 SPDIF 接口.....	8
2.9 耳机接口.....	9
2.10 MIC 及喇叭接口.....	9
2.11 千兆网接口.....	10
2.12 按键接口.....	11
2.13 核心板接口.....	12
2.14 SATA 接口.....	2
2.15 无源蜂鸣器.....	1
2.16 SARADC 接口.....	1
2.17 HDMI2.0 接口.....	1
2.18 调试串口.....	2
2.19 USB2.0_OTG0 接口.....	3
2.20 USB2.0_HOST0 接口.....	4
2.21 USB3.0_HOST1 接口.....	5
2.22 USB2.0_HOST2/3 接口.....	6
2.23 eDP 接口.....	6
2.24 MIPI-CSI 接口.....	7
2.25 SDMMC0 接口.....	10
2.26 JTAG 接口.....	11
2.27 5G 模组接口.....	11
2.28 Wi-Fi/BT 模组接口.....	15
2.29 4G 模组接口.....	17
2.30 PDM 接口.....	18
2.31 IO 扩展接口.....	19
2.32 MIPI_DSI 显示接口.....	20
2.33 LVDS 显示接口.....	23
3. 电气特性.....	25
3.1 供电电压.....	25

3.2	功耗参数.....	25
3.3	电气特性.....	25
4.	封装尺寸.....	26
5.	免责声明.....	27

1. 产品简介

Smart-RK3568 是由立功科技精心设计的一款评估套件，评估套件采用核心板加底板的形态，主控采用瑞芯微 RK3568J，四核 64 位 Cortex-A55，22nm 先进制程高性能 SOC，主频最高 2GHz，为后端设备数据处理提供高效而稳定的性能，核心板支持 Android11 和 Linux 系统，广泛适用于智能 NVR、云终端、物联网网关、工业控制、边缘计算、人脸闸机、车载中控等场景。

1.1 资源说明

表 1.1 资料说明

类别	外设	底板外设资源说明
供电	电源插座 工业端子	12V/2A 电源适配器输入，支持电源适配器插座及工业端子
通信	USB	1 路 USB2.0 OTG、2 路 USB HOST、1 路 USB3.0 HOST
	SATA	2 路 SATA 接口
	PCIE	1 路 PCIE3.0 插槽接口 x2 Mode
	RGMI	2 路千兆以太网
	SD	支持 1 路 TF 卡
	ADC	6 路 ADC，以排针接口引出
	模组	支持 M.2 接口 Wi-Fi 模组、Mini PCIE 接口 4G 模组、M.2 接口 5G 模组
	RS232	2 路 RS232，隔离电压:2500VDC，传输波特率 235kbps
	RS485	2 路 RS485，自动收发数据功能，隔离电压:2500VDC，传输波特率 500kbps
	CAN	3 路 CAN，1 路用于功耗控制，2 路带隔离，隔离电压 2500VDC，波特率 40K-5Mbps
显示	eDP	1 路 eDP 接口，最大输出分辨率可达 2560x1600@60Hz
	HDMI	1 路 HDMI2.0 接口，最大输出分辨率可达 4096x2160@60Hz
	LVDS	1 路 LVDS 接口，适配 10.25 寸屏，分辨率 1280x480@60Hz
	MIPI-DSI	1 路 MIPI-DSI 接口，适配 7 寸电容显示屏，分辨 800x1280@60Hz
多媒体	MIPI-CSI	2 路 2Lane MIPI-CSI，可驱动两路 KS-RK-307-V1.0 摄像头模组 (1920*1080@60Hz) 1 路 4Lane MIPI-CSI，接转接板可驱动 4 个 AHD 车载半球摄像头 (1280*960@25Hz)
	音频 Codec	支持 MIC 输入，Head-Phone 输出，Class D 功放输出，提供 1.3W@8ohm 的喇叭驱动
调试	调试	系统调试接口支持 3.3V TTL 排针接口或 USB Type C 座，默认波特率为 1.5Mbps
其它	外设	支持 RTC 芯片 PCF85063AT、持 IO 扩展 支持 1 路无源蜂鸣器、支持 4 通道 PDM 数字 MIC 输入、支持光纤接口 SPDIF 输出

1.2 产品特性

- 视频采集
 - 支持单摄、双摄、四摄、八摄视频采集
- 无线互联
 - 支持 4G 模组、5G 模组、Wi-Fi 模组无线通信
- 丰富外设
 - 2 路 RS232, 2 路 RS485, 1 路 SD 卡, 3 路 USB2.0
 - 3 路隔离 CAN 接口, 1 路可支持整板低功耗唤醒控制
 - 2 路千兆网, 2 路 SATA, 1 路 PCIE3.0, 1 路 USB 3.0
- 系统支持
 - 支持嵌入式 Linux4.19、Android11 系统

1.3 命名规则

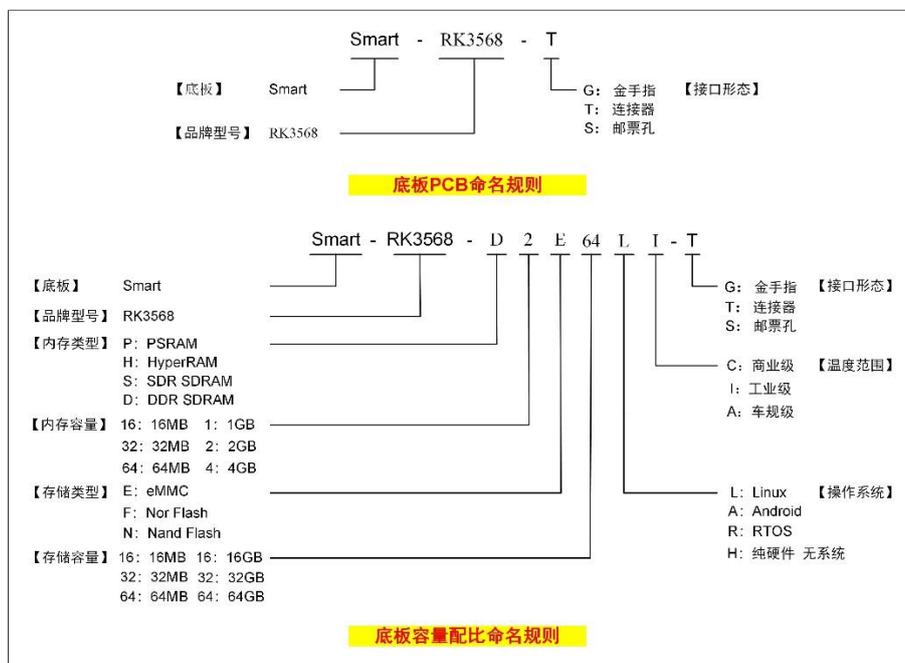


图 1.1 命名规则

1.4 订购信息

表 1.2 订购信息

订购信息			
类别	型号	配置	温度
核心板	Core-RK3568-D2E64LC-T	2GB DDR4+64GB eMMC	0°C~90°C
评估套件	Smart-RK3568-D2E64LC-T	2GB DDR4+64GB eMMC	0°C~90°C

2. 接口说明

2.1 接口说明

Smart-RK3568 接口说明如图 2.1 所示。

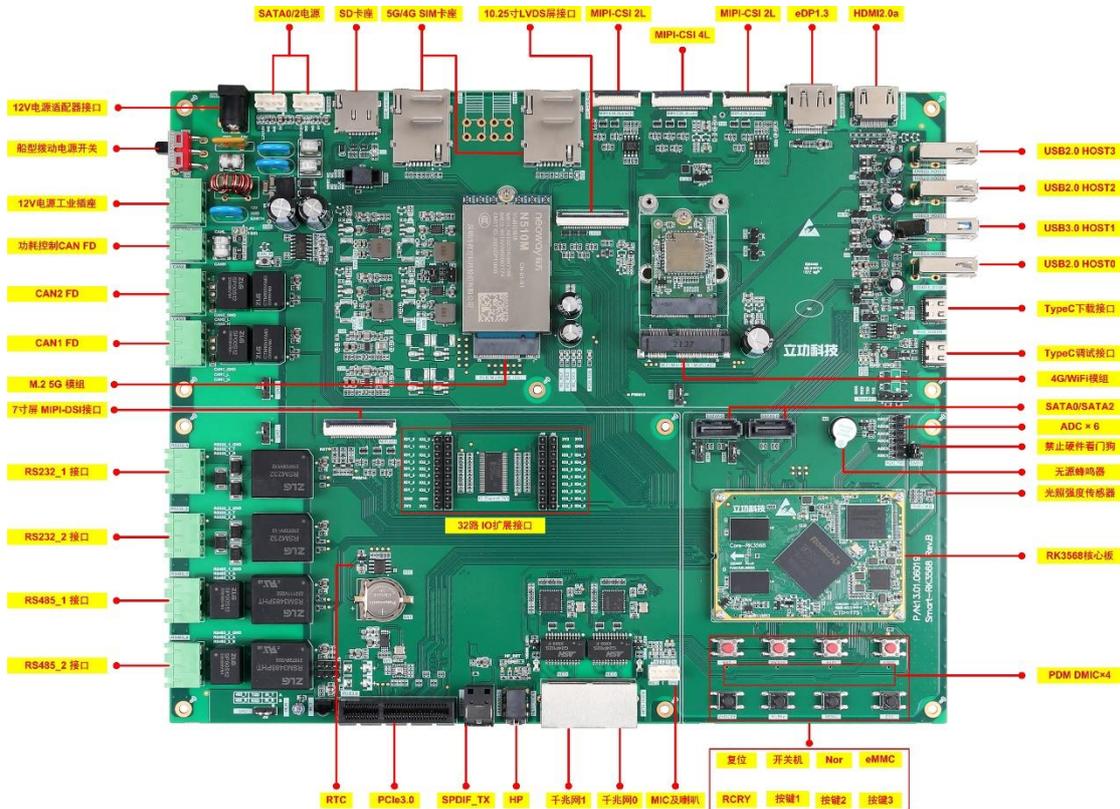


图 2.1 接口说明

2.2 电源接口

Smart-RK3568 采用 12V 电源，支持电源适配器或者工业端子输入，船型拨动开关，便于电源控制。电源适配器极性外负内正，12V 电源适配器规格建议至少 2A 以上，如下为电源接口的使用说明。

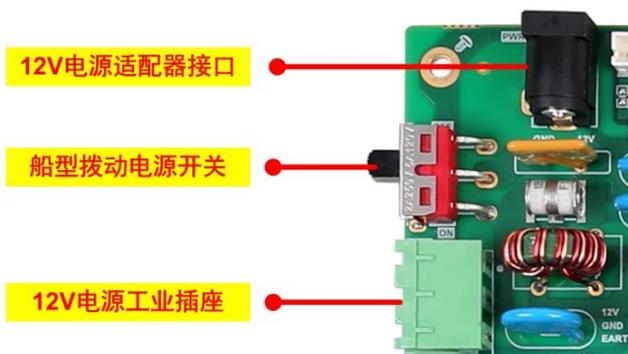


图 2.2 电源座及开关

表 2.1 电源接口丝印说明

丝印	接口	说明
PWR	适配器座	12V 电源适配器输入，外负内正
NO/OFF	船型开关	ON: 拨动开关拨到 ON，打开电源 OFF: 拨动开关拨到 OFF，关闭电源
PWR	5.08mm 间距 3PIN 工业端子	1 脚: 外部 12V 电源输入 2 脚: 电源地 3 脚: 大地

2.3 CAN 接口

Smart-RK3568 支持三路 CAN，1 路 CAN 专用于系统功耗控制，此路 CAN 可进入休眠状态并被唤醒，进入休眠状态时，可将板子上的所有电源（除 12V 电源外）均关闭，使用该功能时，需要将 J10 短路帽短接至 J11 上；另外两路为隔离 CAN，隔离电压 2500VDC。

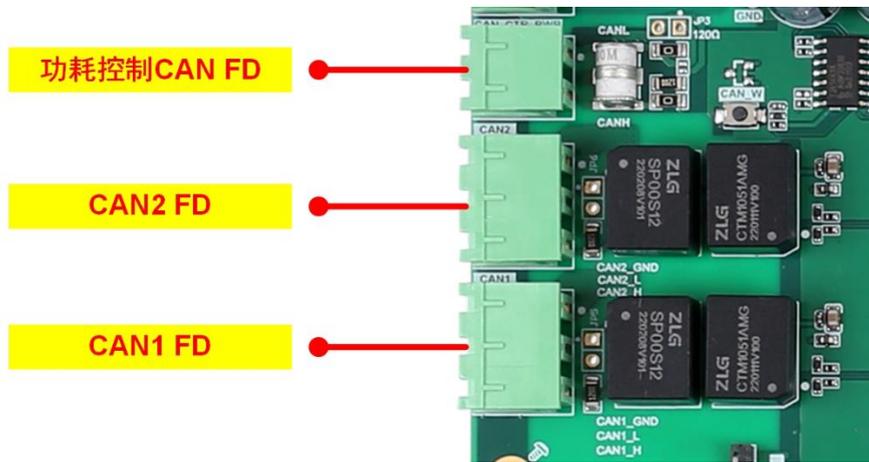


图 2.3 CAN 接口

表 2.2 CAN 接口丝印说明

丝印	接口	说明
CAN_CTR_PWR	5.08mm 间距 2PIN 工业端子	1 脚: CANL 信号 2 脚: CANH 信号 JP3: 120Ω 电阻短接排针 CAN_W: CAN 本地唤醒按键
CAN1	5.08mm 间距 3PIN 工业端子	1 脚: CAN1_GND 信号 2 脚: CAN1_L 信号 3 脚: CAN1_H 信号 JP5: 120Ω 电阻短接排针
CAN2	5.08mm 间距 3PIN 工业端子	1 脚: CAN2_GND 信号 2 脚: CAN2_L 信号 3 脚: CAN2_H 信号 JP6: 120Ω 电阻短接排针

2.4 RS232 接口

Smart-RK3568 支持 2 路隔离 RS232，隔离电压 2500VDC，接口说明如图 2.4、表 2.3。

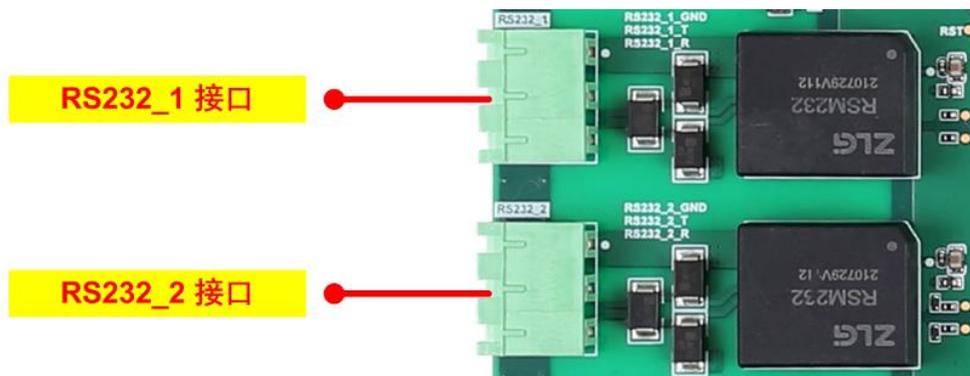


图 2.4 RS232 接口

表 2.3 RS232 接口丝印说明

丝印	接口	说明
RS232_1	5.08mm 间距 3PIN 工业端子	1 脚: RS232_1_GND 2 脚: RS232_1_T; 3 脚: RS232_1_R
RS232_2	5.08mm 间距 3PIN 工业端子	1 脚: RS232_2_GND 2 脚: RS232_2_T; 3 脚: RS232_2_R

2.5 RS485 接口

Smart-RK3568 支持 2 路隔离 RS485，隔离电压 2500VDC，接口说明如图 2.5、表 2.4。

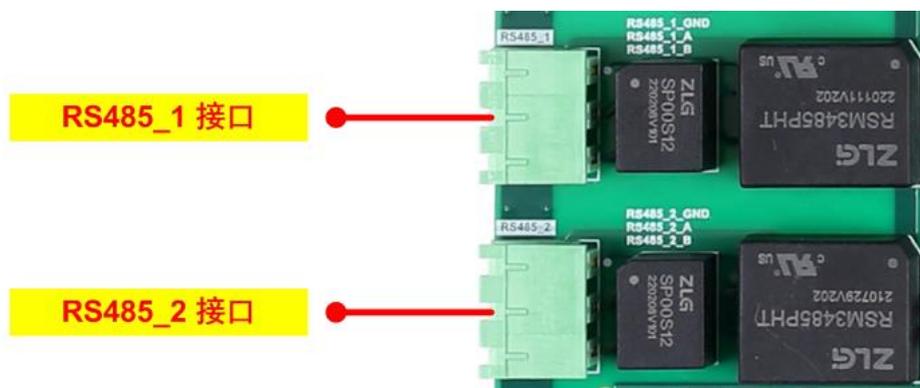


图 2.5 RS485 接口

表 2.4 RS485 接口丝印说明

丝印	接口	说明
RS485_1	5.08mm 间距 3PIN 工业端子	1 脚: RS485_1_GND 2 脚: RS485_1_A; 3 脚: RS485_1_B
RS485_2	5.08mm 间距 3PIN 工业端子	1 脚: RS485_2_GND 2 脚: RS485_2_A; 3 脚: RS485_2_B

2.6 RTC 接口

Smart-RK3568 支持外置 RTC, 芯片采用 PCF85063AT, 读地址为 0XA3, 写地址为 0XA2。



图 2.6 RTC 接口

2.7 MIPI-DSI 接口

Smart-RK3568 支持 MIPI-DSI 显示接口, 使用 40pin 正向 FPC 线与 MIPI-DSI 屏幕连接, 该 MIPI-DSI 屏幕为 7 寸 MIPI 屏 (型号: TFT-7.0DCV), 分辨率为 800x1280, 由立功设计, 如需采购评估, 可咨询相应工程师。



图 2.7 MIPI-DSI 接口

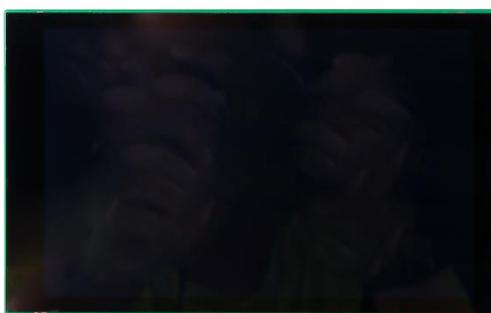


图 2.8 7 寸屏正面



图 2.9 7 寸屏背面

表 2.5 MIPI-DSI 接口信号定义

引脚号	信号名称	功能	引脚号	信号名称	功能
1	GND	地	2	GND	地
3	MIPI_DSII_D3_P	数据 3 正	4	MIPI_DSII_D3_N	数据 3 负
5	GND	地	6	MIPI_DSII_CLK_P	时钟正
7	MIPI_DSII_CLK_N	时钟负	8	GND	地
9	MIPI_DSII_D2_P	数据 2 正	10	MIPI_DSII_D2_N	数据 2 负
11	GND	地	12	MIPI_DSII_D1_P	数据 1 正
13	MIPI_DSII_D1_N	数据 1 负	14	GND	地
15	MIPI_DSII_D0_P	数据 0 正	16	MIPI_DSII_D0_N	数据 0 负
17	GND	地	18	NC	悬空
19	NC	悬空	20	NC	悬空
21	NC	悬空	22	GND	地
23	DSI_RST	复位	24	MIPI_DSI_PWM	PWM 背光
25	MIPI_CAP_SDA	触摸 I2C 数据	26	MIPI_CAP_SCL	触摸 I2C 时钟
27	CAP_INT	触摸中断	28	CAP_RST	触摸复位
29	GND	地	30	NC	悬空
31	NC	悬空	32	NC	悬空
33	NC	悬空	34	NC	悬空
35	NC	悬空	36	VDD_3V3_DSI	3.3V 供电
37	VDD_3V3_DSI	3.3V 供电	38	GND	地
39	VDD_5V_DSI	5V 供电	40	VDD_5V_DSI	5V 供电

2.8 PCIE3.0 接口

Smart-RK3568 支持 1 路 PCIE3.0 x2 接口, 接口最大支持 2 lane, Smart-RK3568 把 PCIE3.0 x2 信号引到了 PCIE x4 座子, 支持 PCIe x1 和 PCIe x2。PCIE3.0 接口速率高, 根据需求, 可以使用此接口来扩展 SATA、USB3.0、扩展千兆以太网等。



图 2.10 PCIE3.0 接口

表 2.6 PCIE3.0 插槽接口定义

引脚号	信号名称	功能	引脚号	信号名称	功能
A1	PRSNT1#	热插拔检测	B1	12V	12V 电压
A2	12V	12V 电压	B2	12V	12V 电压
A3	12V	12V 电压	B3	12V	12V 电压

续上表

引脚号	信号名称	功能	引脚号	信号名称	功能
A4	GND	地	B4	GND	地
A5	JTAG_TCK	测试时钟/TCK	B5	SMCLK	系统管理总线时钟
A6	JTAG_TDI	测试数据输入/TDI	B6	SMDAT	系统管理总线数据
A7	JTAG_TDO	测试数据输出/TDO	B7	GND	地
A8	JTAG_TMS	测试模式选择/TMS	B8	3.3V	3.3V 电压
A9	3.3V	3.3V 电压	B9	JTAG_TRST#	测试复位/TRST
A10	3.3V	3.3V 电压	B10	3.3V	3.3V 电压
A11	PERST#	电源准备好信号	B11	WAKE#	链接激活信号
A12	GND	地	B12	RSVD	保留引脚
A13	REFCLK+	差分信号对 参考时钟输入	B13	GND	地
A14	REFCLK-		B14	PETP_0	0 号信道发送 差分信号对
A15	GND	地	B15	PETN_0	
A16	PERP_0	0 号信号接收 差分信号对	B16	GND	地
A17	PERN_0		B17	PRSNT2#	热拔插检测
A18	GND	地	B18	GND	地
A19	RSVD	保留引脚	B19	PETP_1	1 号信道发送 差分信号对
A20	GND	地	B20	PETN_1	
A21	PERP_1	1 号信号接收 差分信号对	B21	GND	地
A22	PERN_1		B22	GND	地
A23	GND	地	B23	PETP_2	2 号信道发送 差分信号对
A24	GND	地	B24	PETN_2	
A25	PERP_2	2 号信号接收 差分信号对	B25	GND	地
A26	PERN_2		B26	GND	地
A27	GND	地	B27	PETP_3	3 号信道发送 差分信号对
A28	GND	地	B28	PETN_3	
A29	PERP_3	3 号信号接收 差分信号对	B29	GND	保留引脚
A30	PERN_3		B30	RSVD	热拔插检测
A31	GND	地	B31	PRSNT2#	地
A32	RSVD	保留引脚	B32	GND	地

注：PCIE3.0 的时钟管脚，是输入管脚，即需要外部提供 PCIE3.0 的时钟，才可以使用 PCIE3.0 功能。注意使用的时钟发生器芯片必须满足 PCIE3.0 以上的时钟要求，建议选用 PCIe 专用时钟发生器。

2.9 SPDIF 接口

Smart-RK3568 提供一个 SPDIF TX 数字音频接口，最大支持 24bits 解析度。由于光信号传输无需考虑接口电平及阻抗问题，因此接口灵活且抗干扰能力更强，如图 2.11 所示。



图 2.11 SPDIF 接口

2.10 耳机接口

Smart-RK3568 引用的核心板采用 RK809-5 电源方案，该 PMIC 自带 Codec，可以实现支持模拟音频信号输入和输出，RK3568 主芯片通过 I2S1 接口和 RK809-5 的 Codec 通信，RK3568 当主设备，RK809-5 当从设备。底板采用四段耳机座，采用国际标准接口，其信号定义如



图 2.12 四段式耳机接口

表 2.7 耳机接口及定义

引脚号	信号名称	功能
1	HP_L	左声道输出
2	DETECT	耳机插入检测
3	MIC	MIC 输入
4	HP_R	右声道输出
5	GND	音频地

注 1：耳机座接法，按照美标，即要使用美标的耳麦；

注 2：丝印 HP_DET 为耳机插入检测 LED 灯，当有耳机插入时，LED 灯会亮起。

2.11 MIC 及喇叭接口

Smart-RK3568 引用的核心板采用 RK809-5 电源方案，RK809-5 Codec 内置 Mono 免滤波喇叭驱动电路，可提供 1.3W@8ohm 的驱动能力，满足对小功率单声道的应用场景，若需要大功率或更好的输出音质，则建议外扩模拟功放或数字功放。为简化核心板的电源设计，底板的核心板采用单 3.3V 供电，此时 RK809-5 的音频供电电源为 3.3V，喇叭驱动能力减小，Smart-RK3568 采用 D 类音频功放将喇叭输出放大，最大支持 2.95W@4ohm、1.7W@8ohm。



图 2.13 MIC 及喇叭接口

表 2.8 MIC 及喇叭信号定义

引脚号	信号名称	功能
1	MIC	单端 MIC 供电
2	GND	单端 MIC 地
3	OUT_P	喇叭输出 P
4	OUT_N	喇叭输出 N
JP7	JP7	短接使能音频功能

2.12 千兆网接口

RK3568 芯片拥有 2 个 GMAC 控制器, 可提供 RMI 或 RGMII 接口连接外置的 Ethernet PHY, Smart-RK3568 支持两路千兆网口, 网口 PHY 采用裕太微 YT8521SH-CA, 以太网使用的接口类型是双 RJ-45 接口, 带灯, 不带弹片, 双 RJ-45 接口的引脚排列见图 2.15 所示, RJ-45 接口的引脚的定义见表 2.9。

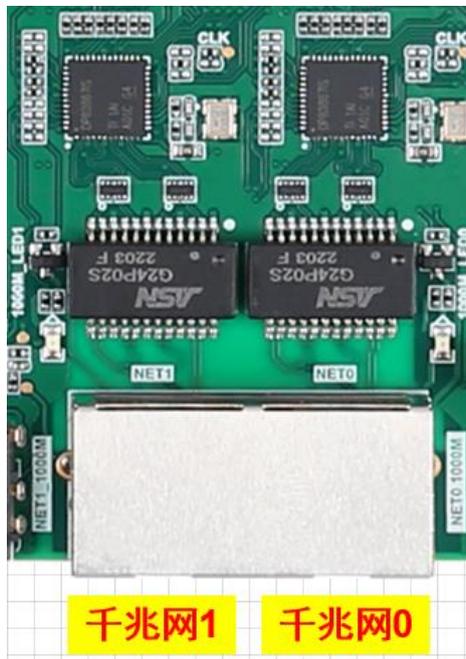


图 2.14 千兆网接口

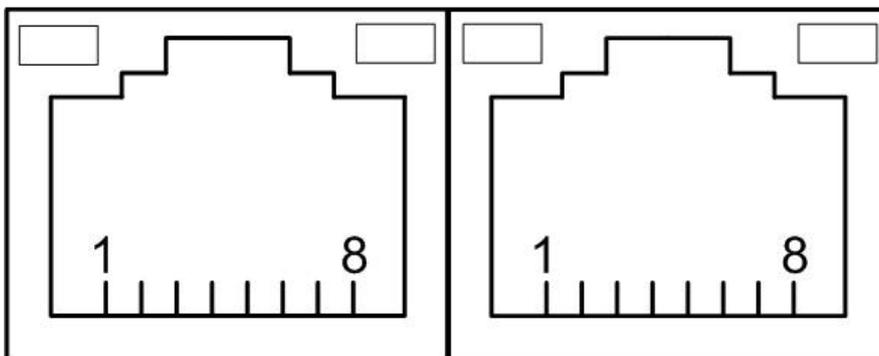


图 2.15 RJ-45 引脚排列

表 2.9 RJ-45 接口引脚定义

引脚号	符号	功能	引脚号	符号	功能
1	NET_A_P	A 数据+	5	NET_C_N	C 数据-
2	NET_A_N	A 数据-	6	NET_B_N	B 数据-
3	NET_B_P	B 数据+	7	NET_D_P	D 数据+
4	NET_C_P	C 数据+	8	NET_D_N	D 数据-

2.13 按键接口

为便于评估及测试，Smart-RK3568 支持 8 种功能按键，具体说明如表 2.10。

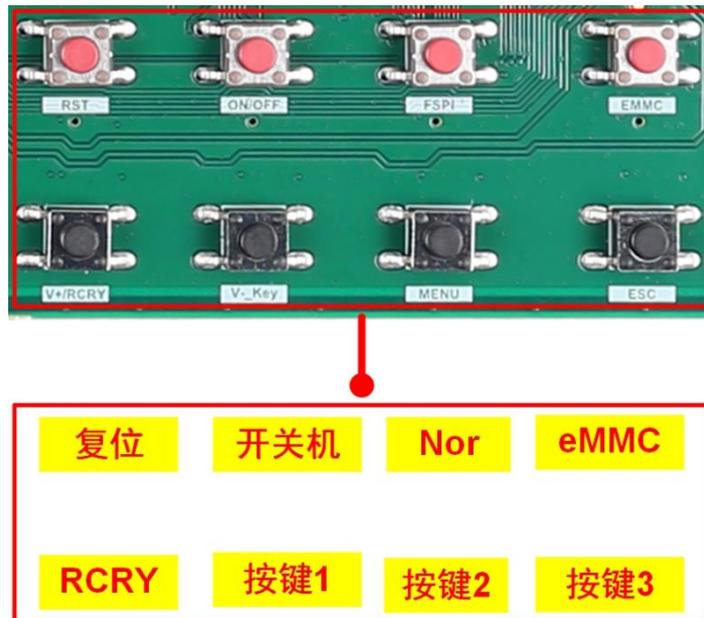


图 2.16 按键分布及说明

表 2.10 8 个功能按键说明

丝印名称	功能
RST	系统复位按键，低电平有效
ON/OFF	系统开关机按键：短按开机，短按休眠，长按关机
FSPI	上电前按下，上位机识别后，可松开，进入 FSPI Flash 烧写模式
EMMC	上电前按下，上位机识别后，可松开，进入 eMMC 烧写模式
V+/RCRY	Android 音量+调节 或在接入 USB 时进入 loader 模式，没接则进入 recovery 模式
V_-KEY	Android 音量-调节
MENU	Android 菜单按键
ESC	Android 退出按键

注：如需要进入休眠及关机状态，需要将看门狗禁止，即使用短路帽短接 J2；

注：核心板默认不贴 FSPI Flash，当前 FSPI 按键暂时不支持。

2.14 核心板接口

Smart-RK3568 引用 Core-RK3568-T 核心板，存储配置为 2GB DDR4+64GB eMMC（部分版本型号针对特殊应用，支持 128GB），如需其它存储配置，可联系我司技术人员了解。核心板提供 AD 原理图库及封装库，库文件均提供一体式库，为减少高精度连接器组装误差，强烈建议使用我司提供的封装库文件，如图 2.18、图 2.19。

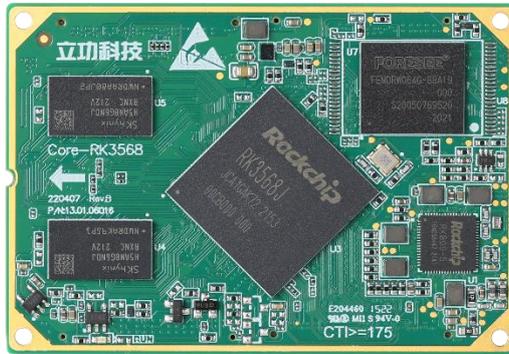


图 2.17 RK3568 核心板



图 2.18 一体式原理图库

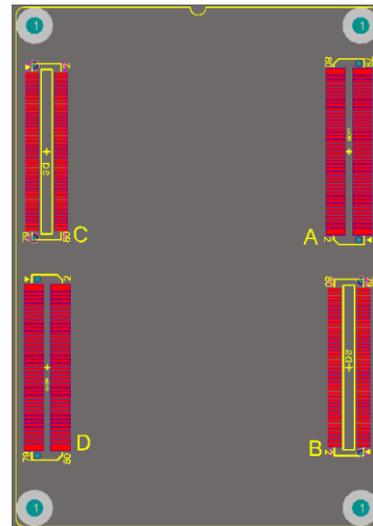


图 2.19 一体式封装库

针对核心板，资料包提供了最小系统子图及核心板管脚分配表，设计时可以方便核对。

Core-RK3568核心板A座管脚分配表													
管脚序号	名称	输入/输出	核心板默认功能	默认功能描述	芯片管脚	芯片管脚功能	第一功能	第二功能	第三功能	第四功能	第五功能		
A01	GND	-	电源地	功能固定，不可改变	-	-	-	-	-	-	-		
A03	PCIE3.0_RX1_N	输入	PCIE3.0	PCIE3.0接收数据差分信号负	A027	PCIE3.0_RX1N							
A05	PCIE3.0_RX1_P			PCIE3.0接收数据差分信号正	A028	PCIE3.0_RX1P							
A07	PCIE3.0_RX0_N			PCIE3.0接收数据差分信号负	AC27	PCIE3.0_RX0N							
A09	PCIE3.0_RX0_P			PCIE3.0接收数据差分信号正	AC28	PCIE3.0_RX0P							
A11	PCIE3.0_TX1_N			PCIE3.0发送数据差分信号负	AB27	PCIE3.0_TX1N							
A13	PCIE3.0_TX1_P			PCIE3.0发送数据差分信号正	AB28	PCIE3.0_TX1P							
A15	PCIE3.0_TX0_N			PCIE3.0发送数据差分信号负	AA27	PCIE3.0_TX0N							
A17	PCIE3.0_TX0_P			PCIE3.0发送数据差分信号正	AA28	PCIE3.0_TX0P							
A19	PCIE3.0_REFCLK_IN_N			输入	PCIE3.0参考时钟输入差分信号负	AA25	PCIE3.0_REFCLK_IN						
A21	PCIE3.0_REFCLK_IN_P					PCIE3.0参考时钟输入差分信号正	Y25	PCIE3.0_REFCLK_IN					
A23	GND	-	电源地	功能固定，不可改变	-	-	-	-	-	-			
A25	USB3.0_HOST1_SSTX_N	输出	USB3.0 HOST1	USB3.0 HOST1发送差分信号负	V27	USB3_HOST1_SSTXN	SATA1_TXN	QSGMII_TXN_M0					
A27	USB3.0_HOST1_SSTX_P			USB3.0 HOST1发送差分信号正	V28	USB3_HOST1_SSTXP	SATA1_TXP	QSGMII_TXP_M0					
A29	USB3.0_OTG0_SSTX_N			USB3.0 OTG0发送差分信号负	T27	USB3_OTG0_SSTXN	SATA0_TXN						
A31	USB3.0_OTG0_SSTX_P			USB3.0 OTG0发送差分信号正	T28	USB3_OTG0_SSTXP	SATA0_TXP						
A33	GND	-	电源地	功能固定，不可改变	-	-	-	-	-	-			
A35	USB2.0_OTG0_N	输入/输出	USB2.0 OTG0	USB2.0 OTG0差分信号负	P28	USB3_OTG0_DM							
A37	USB2.0_OTG0_P			USB2.0 OTG0差分信号正	P27	USB3_OTG0_DP							
A39	USB2.0_OTG0_ID			USB2.0 OTG0主/从识别ID线	L23	USB3_OTG0_ID							
A41	USB2.0_OTG0_VBUSDET			USB2.0 OTG0 VBUS检测输入	M24	USB3_OTG0_VBUSDET							

图 2.20 核心板管脚分配表

2.15 SATA 接口

Smart-RK3568 提供 2 路标准 SATA 信号，支持 SATA3.0，支持 SATA 1.5Gb/s、SATA 3.0Gb/s、SATA 6.0Gb/s 速率。SATA 数据座子，为标准座子，使用标准 SATA 数据线即可。



图 2.21 SATA 插座

表 2.11 SATA 插座信号定义

引脚号	信号名称	功能
1	GND	地
2	SATA_TX_P	SATA 数据发送 P
3	SATA_TX_N	SATA 数据发送 N
4	GND	地
5	SATA_RX_N	SATA 数据接收 N
6	SATA_RX_P	SATA 数据接收 P
7	GND	地

SATA 电源座子，使用了 4pin /2.00mm 间距的端子，市面上现成的线材可以购买。SATA 电源默认使用 3.3V 和 5V，适配固态硬盘。使用机械硬盘时，选择 12V 和 5V 供电。



图 2.22 SATA 电源

表 2.12 SATA 电源管脚定义

引脚号	信号名称	功能
1	5V	5V 电源
2	GND	地
3	3.3V/12V	3.3V (默认 3.3V) /12V
4	GND	地

2.16 无源蜂鸣器

Smart-RK3568 提供一路无源蜂鸣器，用于系统提示。



图 2.23 无源蜂鸣器

2.17 SARADC 接口

Smart-R3568 集成了一个 SARADC 控制器，可提供 8 路 SARADC 输入。SARADC_VIN0 默认做为键值输入采样口，并复用为 Recovery 模式按键；SARADC_VIN2 用于耳机 MIC 采样，剩下 6 路 SARADC，直接以排针形态引出，如



图 2.24 SARADC 接口

表 2.13 ADC 接口信号定义

引脚号	信号名称	功能
1	ADC1	SARADC_IN1 输入
2	ADC3	SARADC_IN3 输入
3	ADC4	SARADC_IN4 输入
4	ADC5	SARADC_IN5 输入
5	ADC6	SARADC_IN6 输入
6	ADC7	SARADC_IN7 输入

注：SARADC 采样范围为 0-1.8V，采样精度为 10bits；

2.18 HDMI2.0 接口

Smart-RK3568 内置一个 HDMI2.0 TX PHY，最大输出分辨率可达 4096X2160@60Hz，接口如

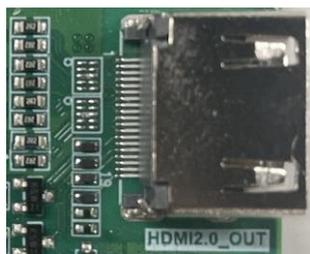


图 2.25 HDMI2.0 TX 插座

表 2.14 HDMI 座信号定义

引脚号	信号名称	功能
1	D2+	数据 Lane2 输出
3	D2-	
2	D2 SHIELD	地
4	D1+	数据 Lane1 输出
6	D1-	
5	D1 SHIELD	地
7	D0+	数据 Lane0 输出
9	D0-	
8	D2 SHIELD	地
10	CK+	时钟输出
12	CK-	
11	CK SHIELD	地
13	CEC	CEC 信号
14	NC	悬空管脚
15	SCL	DDC 时钟
16	SDA	DDC 数据输入输出
17	PGND	地
18	5V	5V
19	HPD	HDMI 插入检测

2.19 调试串口

Smart-RK3568 调试串口支持 TTL 电平接口或串转 USB 接口，可根据调试情况选择性使用；其中，串转 USB 采用 TypeC 接口，支持正反插，使用方便。

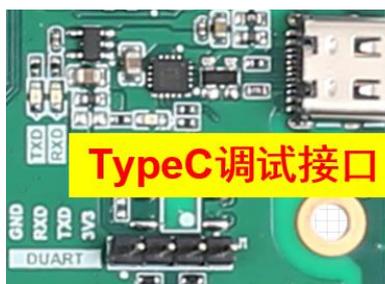


图 2.26 调试串口

表 2.15 调试串口 J1 信号定义

引脚号	信号名称	功能
1	3V3	3.3V 电源输出
2	TXD	串口 TXD 输出
3	RXD	串口 RXD 输入
4	GND	电源地

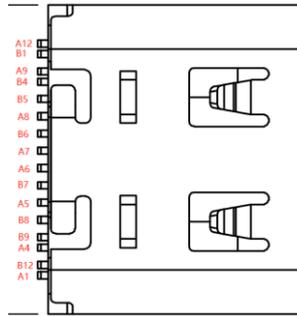


图 2.27 TypeC 接口定义

表 2.16 TypeC 接口定义

引脚号	信号名称	功能
A12	GND	地
B1	GND	地
A9	VBUS	5V 输入
B4	VBUS	5V 输入
B5	CC2	CC2
A8	SBU1	SBU1
B6	D+	USB2.0 数据信号正
A7	D-	USB2.0 数据信号负
A6	D+	USB2.0 数据信号正
B7	D-	USB2.0 数据信号负
A5	CC1	CC1
B8	SBU2	SBU2
B9	VBUS	5V 输入
A4	VBUS	5V 输入
B12	GND	地
A1	GND	地

注：调试串口为系统调试必要接口，产品设计时务必设计上。

注：串转 USB 芯片 IC 为 XR21V1410IL16TR-F，使用前请按照好相应驱动。

2.20 USB2.0_OTG0 接口

USB3.0 OTG0 控制器，其中 USB LS/FS/HS 模式信号使用 USB2.0 OTG0 PHY，USB SS 模式信号使用 MULTI_PHY0（与 SATA0 控制器复用），Smart-RK3568 只需要 USB2.0 接口用于固件下载，选择其中 DP/DM 信号，MULTI_PHY0 配置成了 SATA0 功能。



图 2.28 USB2.0 OTG0 接口

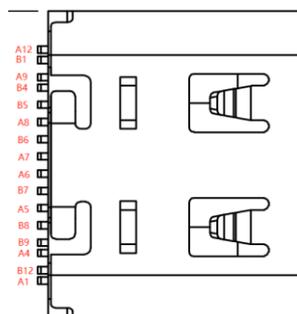


图 2.29 TypeC 接口

表 2.17 TypeC 接口定义

引脚号	信号名称	功能
A12	GND	地
B1	GND	地
A9	VBUS	5V 输入
B4	VBUS	5V 输入
B5	CC2	CC2
A8	SBU1	SBU1
B6	D+	USB2.0 数据信号正
A7	D-	USB2.0 数据信号负
A6	D+	USB2.0 数据信号正
B7	D-	USB2.0 数据信号负
A5	CC1	CC1
B8	SBU2	SBU2
B9	VBUS	5V 输入
A4	VBUS	5V 输入
B12	GND	地
A1	GND	地

注：USB2.0 OTG0 采用 TypeC 接口，USB_ID 主从判断，电路上可自动切换；

注：默认情况下，插入 TypeC 线缆，USB_ID 为高电平，RK3568 作为从机使用；

注：如插入 TypeC 转 A 口转接线，USB_ID 为低电平，RK3568 作为主机使用。

2.21 USB2.0_HOST0 接口

在没有 TypeC 转 A 口转接线的情况下，为方便评估 USB2.0 HOST0 主机功能，可通过短路帽短接 J13 及 J58 来实现，短接 J13，将 USB2.0_OTG0 信号切换至 USB A 插座，短接 J58，将 USB_ID 信号拉低，将 USB2.0_OTG0 切换至主机模式。



图 2.30 USB2.0 HOST0 A 插座

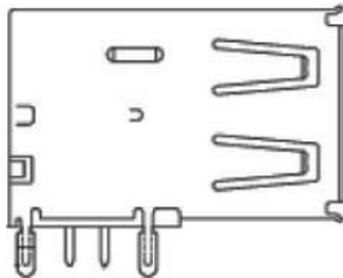


图 2.31 立式 A 口 USB 插座

表 2.18 USB HOST A 接口引脚定义

引脚号	信号名称	功能	备注
1	USB_VBUS	5V 电源输出	USB 5V 电源直接来自系统电源
2	USB_H_N	USB HOST 数据 DATA (-)	---
3	USB_H_P	USB HOST 数据 DATA (+)	---
4	GND	电源地	系统电源地脚

注：如果只短接 J13，A 插座此时默认是从机模式，下载固件，需用 A 对 A 通讯线缆。

2.22 USB3.0_HOST1 接口

Smart-RK3568 支持 1 路 USB3.0 HOST 接口，如图 2.32 所示。



图 2.32 USB3.0 HOST1 插座

表 2.19 USB3.0 HOST 插座信号定义

引脚号	信号名称	功能
1	USB_VBUS	5V 电源输出
2	USB_H_N	USB HOST 数据 DATA (-)
3	USB_H_P	USB HOST 数据 DATA (+)
4	GND	地
5	SSRX-	USB3.0 HOST1 接收差分信号负
6	SSRX+	USB3.0 HOST1 接收差分信号正
7	GND	地
8	SSTX-	USB3.0 HOST1 发送差分信号负
9	SSTX+	USB3.0 HOST1 发送差分信号正

注：USB3.0 HOST 座信号通过模拟开关，与 5G 共用 USB3.0 HOST 信号，通过 J14 选择。

2.23 USB2.0 HOST2/3 接口

Smart-RK3568 支持 2 路 USB2.0 HOST 接口，分别为 HOST2/HOST3 如图 2.33 所示。



图 2.33 USB2.0 HOST2/3 接口

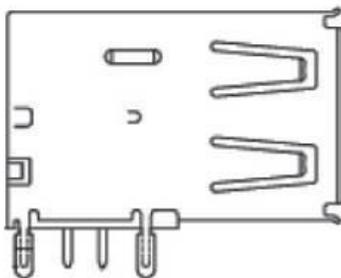


图 2.34 立式 A 口 USB 插座

表 2.20 USB HOST A 接口引脚定义

引脚号	信号名称	功能	备注
1	USB_VBUS	5V 电源输出	USB 5V 电源直接来自系统电源
2	USB_H_N	USB HOST 数据 DATA (-)	---
3	USB_H_P	USB HOST 数据 DATA (+)	---
4	GND	电源地	系统电源地脚

注：USB2.0 HOST2 信号通过模拟开关与 Wi-Fi 共用 USB2.0 HOST2 信号，通过 J16 选择；

注：USB2.0 HOST3 信号通过模拟开关与 4G 共用 USB2.0 HOST3 信号，通过 J18 选择。

2.24 eDP 接口

Smart-RK3568 的 eDP TX PHY，支持 eDP V1.3 版本，总共 4Lane，eDP TX 最大输出分辨率可达 2560X1600@60Hz，使用 eDP 通讯连接 eDP 显示器即可使用。



图 2.35 eDP 接口

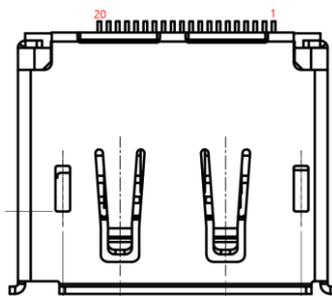


图 2.36 eDP 接口信号定义

表 2.21 eDP 接口信号定义

引脚号	信号名称	功能
1	eDP_LANE0_P	通道 0 数据 P
2	GND	地
3	eDP_LANE0_N	通道 0 数据 N
4	eDP_LANE1_P	通道 1 数据 P
5	GND	地
6	eDP_LANE1_N	通道 1 数据 N
7	eDP_LANE2_P	通道 2 数据 P
8	GND	地
9	eDP_LANE2_N	通道 2 数据 N
10	eDP_LANE3_P	通道 3 数据 P
11	GND	地
12	eDP_LANE3_N	通道 3 数据 N
13	CONFIG1	-
14	CONFIG2	-
15	AUX CH_P	辅助通道数据 P
16	GND	地
17	AUX CH_N	辅助通道数据 N
18	HOT PLUG DETECT	热插拔检测
19	RETURN	-
20	DP_PWR	供电电源

2.25 MIPI-CSI 接口

RK3568 有一个 MIPI CSI RX PHY，支持 MIPI V1.2 版本，总共 4Lane，有两对时钟，支持 x4Lane 模式，MIPI_CSI_RX_D[3:0]数据参考 MIPI_CSI_RX_CLK0；支持 x2Lane+x2Lane 模式，MIPI_CSI_RX_D[1:0]数据参考 MIPI_CSI_RX_CLK0，MIPI_CSI_RX_D[3:2]数据参考 MIPI_CSI_RX_CLK1。Smart-RK3568 为评估多种应用场景，使用专用 MIPI-CSI 模拟开关，底板可支持 x4Lane 模式或者 x2Lane+x2Lane 模式，模式切换，通过短接 JP2 实现，默认是 x2Lane+x2Lane 模式。丝印 MIPI-CSI 2Lane(1)、MIPI-CSI 2Lane(2)接口对应 x2Lane 接口，可直接驱动摄像头模组 KS-RK-307-V1.0；丝印 MIPI-CSI_4Lane 接口可外接一扩四转接板，支持 4 路 AUD 摄像头模组转 MIPI-CSI，如需相关转接板，可联系我司对应工程师。

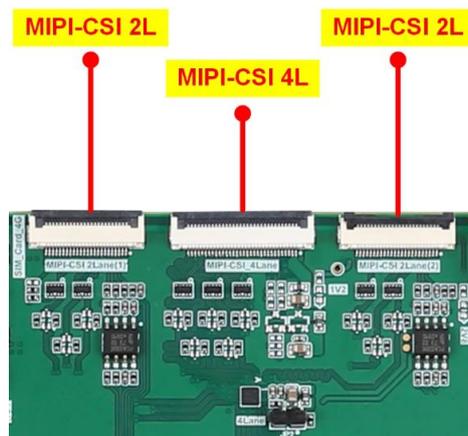


图 2.37 MIPI-CSI 接口 (x2/x4)

表 2.22 MIPI-CSI 2Lane(1)接口定义

引脚号	信号名称	功能
1	NC	悬空脚
2	NC	悬空脚
3	SYS_EN_CAM	摄像头使能, 1.8V 电平
4	CSI_RST_CAM	摄像头复位, 1.8V 电平
5	I2C_SDA_1V8	摄像头 I2C 数据
6	I2C_SCL_1V8	摄像头 I2C 时钟
7	GND	地
8	GND	地
9	MIPI_CSI_D0_N	MIPI 数据 0-
10	MIPI_CSI_D0_P	MIPI 数据 0+
11	MIPI_CSI_D1_N	MIPI 数据 1-
12	MIPI_CSI_D1_P	MIPI 数据 1+
13	NC	悬空脚
14	NC	悬空脚
15	NC	悬空脚
16	NC	悬空脚
17	GND	地
18	MIPI_CSI_CLK0_N	MIPI 时钟-
19	MIPI_CSI_CLK0_P	MIPI 时钟+
20	GND	地
21	SYS_CLK_CAM	主时钟
22	DVDD_1V8	1.8V 电源
23	DVDD_1V2	1.2V 电源
24	AVDD_2V8	2.8V 电源
25	GND	地
26	GND	地

注: MIPI_CSI_RX_D[1:0]数据参考 MIPI_CSI_RX_CLK0

表 2.23 MIPI-CSI 2Lane(2)接口定义

引脚号	信号名称	功能
1	NC	悬空脚
2	NC	悬空脚
3	SYS_EN_CAM	摄像头使能, 1.8V 电平
4	CSI_RST_CAM	摄像头复位, 1.8V 电平
5	I2C_SDA_1V8	摄像头 I2C 数据
6	I2C_SCL_1V8	摄像头 I2C 时钟
7	GND	地
8	GND	地
9	MIPI_CSI_D2_N	MIPI 数据 0-
10	MIPI_CSI_D2_P	MIPI 数据 0+
11	MIPI_CSI_D3_N	MIPI 数据 1-
12	MIPI_CSI_D3_P	MIPI 数据 1+
13	NC	悬空脚
14	NC	悬空脚
15	NC	悬空脚
16	NC	悬空脚
17	GND	地
18	MIPI_CSI_CLK1_N	MIPI 时钟-
19	MIPI_CSI_CLK1_P	MIPI 时钟+
20	GND	地
21	SYS_CLK_CAM	主时钟
22	DVDD_1V8	1.8V 电源
23	DVDD_1V2	1.2V 电源
24	AVDD_2V8	2.8V 电源
25	GND	地
26	GND	地

注: MIPI_CSI_RX_D[3:2]数据参考 MIPI_CSI_RX_CLK1

表 2.24 MIPI-CSI_4Lane 接口定义

引脚号	信号名称	功能
1	5V	5V 电源
2	5V	5V 电源
3	GND	地
4	NC	悬空脚
5	NC	悬空脚
6	I2C_SCL_CAM	摄像头 I2C 时钟
7	I2C_SCA_CAM	摄像头 I2C 数据
8	EN_CAM	摄像头使能
9	nRST_CAM	摄像头复位

续上表

引脚号	信号名称	功能
10	NC	悬空脚
11	GND	地
12	NC	悬空脚
13	NC	悬空脚
14	NC	悬空脚
15	GND	地
16	NC	悬空脚
17	NC	悬空脚
18	GND	地
19	MIPI_CSI_CLK0_P	MIPI 时钟+
20	MIPI_CSI_CLK0_N	MIPI 时钟-
21	GND	地
22	MIPI_CSI_D0_P	MIPI 数据 0+
23	MIPI_CSI_D0_N	MIPI 数据 0-
24	GND	地
25	MIPI_CSI_D1_P	MIPI 数据 1+
26	MIPI_CSI_D1_N	MIPI 数据 1-
27	GND	地
28	MIPI_CSI_D2_P	MIPI 数据 2+
29	MIPI_CSI_D2_N	MIPI 数据 2-
30	GND	地
31	MIPI_CSI_D3_P	MIPI 数据 3+
32	MIPI_CSI_D3_N	MIPI 数据 3-

注：x4Lane 模式，MIPI_CSI_RX_D[3:0]数据参考 MIPI_CSI_RX_CLK0

2.26 SDMMC0 接口

Smart-RK3568 支持 1 路 SDMMC0 控制器，支持 SD V3.01 以及 MMC V4.51 协议，最高可支持 200MHz，支持 System Boot，默认分配接 SD 卡功能，SDMMC0 与 JTAG 等功能复用在一起，默认通过 SDMMC0_DET 状态进行功能选择。



图 2.38 TF 卡座

表 2.25 TF 卡座信号定义

引脚序号	信号名称	功能	引脚序号	信号名称	功能
1	SD_D2	数据线 2	6	VSS	地
2	SD_D3	数据线 3	7	SD_D0	数据线 0
3	SD_CMD	命令线	8	SD_D1	数据线 1
4	3.3V	电源	9	SD_DETE	卡插入检测
5	SD_CLK	时钟线	10	GND	地

注：JTAG 信号与 TF 卡信号复用，电路上增加了模拟开关，已实现自动选择；

注：当 TF 卡接入时，CD 信号为 0，作为 TF 卡信号；

注：当 TF 卡没接入时，CD 为高，作为 JTAG 使用。

2.27 JTAG 接口

RK3568 芯片的 ARM JTAG 接口符合 IEEE1149.1 标准，PC 可通过 SWD 模式（两线模式）连接 DSTREAM 仿真器，调试芯片内部的 ARM Core。在引导阶段要通过连接仿真器时，需要保证 SDMMC0_DET 管脚处于高电平，否则无法进入 JTAG 调试模式。

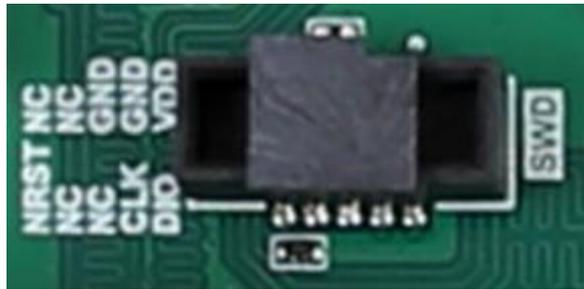


图 2.39 JTAG 接口

表 2.26 JTAG 接口信号定义

引脚号	信号名称	功能
1	3.3V	3.3V 电源
2	SWD_DIO	SWD 模式数据输入输出
3	GND	电源地
4	SWD_CLK	SWD 模式时钟输入
5	GND	电源地
6	NC	悬空脚
7	NC	悬空脚
8	NC	悬空脚
9	NC	悬空脚
10	RSTn_IN	复位输入

2.28 5G 模组接口

Smart-RK3568 支持 1 路 5G 模组，采用 M.2 标准接口，可支持行业 M.2 接口的 5G 模块。如 N510M 系列模块，它是一款 5G 全网通 M.2 标准接口模块，其中 5G NR 支持 SUB-6GHz NSA 和 SA 网络架构，4G FDD/TDD-LTE，3G WCDMA 网络制式。除多种网络协议

外，N510M 还提供行业标准接口，支持 PCIe Gen2 和 USB 3.0 等高速接口，满足超高速数据传输应用。同时支持 Windows 7/8/8.1/10、Linux 和 Android 等系统驱动。



图 2.40 M.2 KEY-B 标准接口

N510M 模块管脚定义符合 PCI Express M.2 接口标准，除通用功能接口外还提供了其他功能接口，共 75pin 脚。

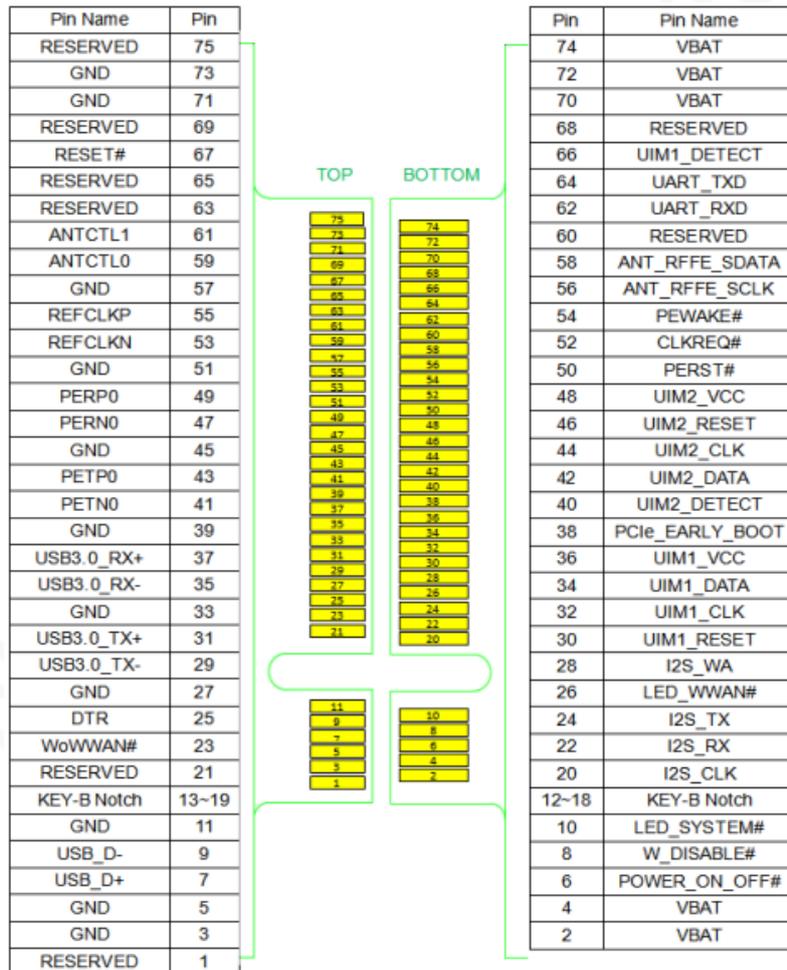


图 2.41 PCI Express M.2 接口标准

表 2.27 PCI Express M.2 接口标准

引脚号	信号名称	功能
1	RESERVED	NC 脚
2	VBAT	模块主电源输入
3	GND	模块地
4	VBAT	模块主电源输入
5	GND	模块地
6	POWER_ON_O FF#	模块开关机控制
7	USB_D+	USB 数据正信号
8	W_DISABLE#	关闭射频通信
9	USB_D-	USB 数据负信号
10	LED_SYSTEM#	系统状态指示灯
11	GND	模块地
12	KEY-B Notch	槽口
13	KEY-B Notch	槽口
14	KEY-B Notch	槽口
15	KEY-B Notch	槽口
16	KEY-B Notch	槽口
17	KEY-B Notch	槽口
18	KEY-B Notch	槽口
19	KEY-B Notch	槽口
20	I2S_CLK	I2S/PCM 时钟信号
21	RESERVED	NC 脚
22	I2S_RX	I2S/PCM 数据输入
23	WoWWAN#	来电或信息指示灯控制
24	I2S_TX	I2S/PCM 数据输出
25	DTR	休眠模式控制脚
26	LED_WWAN#	网络状态指示灯控制
27	GND	模块地
28	I2S_WA	I2S 位选/PCM 同步信号
29	USB3.0_TX-	USB3.0 超速发送负端
30	UIM1_RESET	USIM1 卡复位
31	USB3.0_TX+	USB3.0 超速发送正端
32	UIM1_CLK	USIM1 卡时钟输出
33	GND	模块地
34	UIM1_DATA	USIM1 卡数据输入输出
35	USB3.0_RX-	USB3.0 超速接收负端
36	UIM1_VCC	USIM1 卡电源输出
37	USB3.0_RX+	USB3.0 超速接收正端
38	PCIe_EARLY_BOOT	PCIe 和 USB3.0 模式选择
39	GND	模块地
40	UIM2_DETECT	USIM2 卡检测

续上表

引脚号	信号名称	功能
41	PETN0	PCIe 数据发送信号负端
42	UIM2_DATA	USIM2 卡数据输入输出
43	PETP0	PCIe 数据发送信号正端
44	UIM2_CLK	USIM2 卡时钟输出
45	GND	模块地
46	UIM2_RESET	USIM2 卡复位
47	PERN0	PCIe 数据接收信号负端
48	UIM2_VCC	USIM2 卡电源输出
49	PERP0	PCIe 数据接收信号正端
50	PERST#	PCIe 重置信号
51	GND	模块地
52	CLKREQ#	PCIe 时钟请求信号
53	REFCLKN	PCIe 参考时钟信号负端
54	PEWAKE#	PCIe 唤醒信号
55	REFCLKP	PCIe 参考时钟信号正端
56	ANT_RFFE_SCLK	MIPI 接口时钟信号
57	GND	模块地
58	ANT_RFFE_SDATA	MIPI 接口数据信号
59	ANTCTL0	GRFC0 接口
60	RESERVED	RESERVED
61	ANTCTL1	GRFC1 接口
62	UART_RXD	UART 数据接收
63	RESERVED	RESERVED
64	UART_TXD	UART 数据发送
65	RESERVED	RESERVED
66	UIM1_DETECT	USIM1 卡检测
67	RESET#	模块复位输入
68	RESERVED	RESERVED
69	RESERVED	NC
70	VBAT	模块主电源输入
71	GND	模块地
72	VBAT	模块主电源输入
73	GND	模块地
74	VBAT	模块主电源输入
75	RESERVED	NC

注：N510M 模块相关资料，可咨询销售获取；

注：N510M 模块当前暂时只支持 USB3.0 接口；

注：短接 J14，把 USB3.0 HOST 信号拨到 5G 模组，才能评估；

注：SIM_Card_5G 为 5G 模组 SIM 卡座。

2.29 Wi-Fi/BT 模组接口

Smart-RK3568 支持 1 路 Wi-Fi/BT 模组，采用 M.2 标准接口，可以使用我司无线模块，WL-CM256SM-G 是针对无线 AW-CM256SM 型号推出的一款 M.2 接口无线模块。该无线模块符合 IEEE 802.11a/b/g/n/ac 标准，使用 M.2 标准定义接口。



图 2.42 WL-CM256SM-G

表 2.28 KEY E M.2 标准接口信号定义

引脚号	信号名称	功能
1	GND	电源地
2	3V3	3.3V 电源
3	USB_D+	USB2.0 数据正
4	3V3	3.3V 电源
5	USB_D-	USB2.0 数据负
6	NC	悬空脚
7	GND	电源地
8	PCM_CLK	PCM 时钟
9	SDIO_CLK	SDIO 时钟
10	PCM_SYNC	PMC 帧同步
11	SDIO_CMD	SDIO 命令
12	PCM_OUT	PCM 数据输出
13	SDIO_DATA0	SDIO 数据 D0
14	PCM_IN	PCM 数据输入
15	SDIO_DATA1	SDIO 数据 D1
16	NC	悬空脚
17	SDIO_DATA2	SDIO 数据 D2
18	GND	电源地
19	SDIO_DATA3	SDIO 数据 D3
20	UART_WAKE	蓝牙设备唤醒主机
21	SDIO_WAKE	Wi-Fi 设备唤醒主机
22	UART_TXD	串口发送
23	SDIO_RESET	Wi-Fi 设备复位
32	UART_RXD	串口接收
33	GND	电源地
34	UART_RTS	串口请求发送输出信号
35	NC	悬空脚
36	UART_CTS	串口清除发送输入信号

续上表

引脚号	信号名称	功能
37	NC	悬空脚
38	WL_WAKE	主机唤醒 Wi-Fi 设备
39	GND	电源地
40	GPIO	GPIO
41	NC	悬空脚
42	BT_RESET	蓝牙复位输入
43	NC	悬空脚
44	NC	悬空脚
45	GND	电源地
46	NC	悬空脚
47	NC	悬空脚
48	NC	悬空脚
49	NC	悬空脚
50	SUSCLK(32K768Hz)	外部低功耗时钟输入
51	GND	电源地
52	NC	悬空脚
53	NC	悬空脚
54	BT_WAKE	主机唤醒蓝牙
55	NC	悬空脚
56	System_PDn	系统关机输入
57	GND	电源地
58	NC	悬空脚
59	NC	悬空脚
60	NC	悬空脚
61	NC	悬空脚
62	NC	悬空脚
63	GND	电源地
64	NC	悬空脚
65	NC	悬空脚
66	NC	悬空脚
67	NC	悬空脚
68	NC	悬空脚
69	GND	电源地
70	NC	悬空脚
71	NC	悬空脚
72	3V3	3.3V 电源
73	NC	悬空脚
74	3V3	3.3V 电源
75	GND	电源地

注：Wi-Fi 功能默认启用，如需评估 M.2 的 USB 接口 Wi-Fi，可短接 J16；

注：模组的 PCM 信号通过模拟开关选择，默认做 GPIO 功能，如需评估 PCM，可短接 JP4。

2.30 4G 模组接口

Smart-RK3568 支持 1 路 4G 模组，采用 MiniPCIe 座，4G 模组使用 USB2.0 进行通信，可短接 J18 进行评估，可适配龙尚 U9300C 4G 模块评估。



图 2.43 4G 模组-U9300C

表 2.29 MiniPCIe 接口定义

引脚号	信号名称	功能
1	MIC_P	MIC 差分信号输入正
2	VBAT	供电输入
3	MIC_N	MIC 差分信号输入负
4	GND	电源地
5	RECOP	音频输出正
6	GPIO	GPIO (1.8V)
7	RECON	音频输出负
8	USIM_VCC	SIM 卡供电电源 (1.8V/3.3V)
9	GND	电源地
10	USIM_DATA	SIM 卡数据
11	VEXT_1.8V	1.8V 电源输出
12	USIM_DATA	SIM 卡时钟
13	RESERVED	悬空脚
14	USIM_RESET	SIM 卡复位
15	GND	电源地
16	GPIO	GPIO (1.8V)
17	RESERVED	悬空脚
18	GND	电源地
19	WAKEUP_IN	唤醒输入 (1.8V)
20	W_DISABLE	禁用无线功能 (1.8V)
21	GND	电源地
22	RESET	复位输入 (1.8V)
23	UART_RX	串口接收 (1.8V)
24	VBAT	供电输入
25	GPIO	GPIO

续上表

引脚号	信号名称	功能
26	GND	电源地
27	GND	电源地
28	GPIO	GPIO (1.8V)
29	GND	电源地
30	GPIO	GPIO (1.8V)
31	UART_TX	串口发送 (1.8V)
32	WAKEUP_OUT	唤醒输出 (1.8V)
33	RESET	复位输入 (1.8V)
34	GND	电源地
35	GND	电源地
36	USB_DM	USB2.0 数据正
37	GND	电源地
38	USB_DP	USB2.0 数据负
39	VBAT	供电输入
40	GND	电源地
41	VBAT	供电输入
42	WWAN_LED-	网络指示灯信号输出
43	GND	电源地
44	USIM_DET	SIM 卡插入拔出检测
45	PCM_CLK	PCM 时钟 (1.8V)
46	GPIO	GPIO (1.8V)
47	PCM_DIN	PCM 数据输入 (1.8V)
48	RESERVED	悬空脚
49	PCM_DOUT	PCM 数据输出 (1.8V)
50	GND	电源地
51	PCM_SYNC	PCM 数据同步 (1.8V)
52	VBAT	供电输入

2.31 PDM 接口

RK3568 芯片拥有 1 个 PDM 控制，最大支持 8 channels，比特率从 16bits 到 24bits，最高采样率 192KHz，支持 master 接收模式，Smart-RK3568 支持 4 通道数字 MIC 输入，如图 2.44、图 2.45 所示。

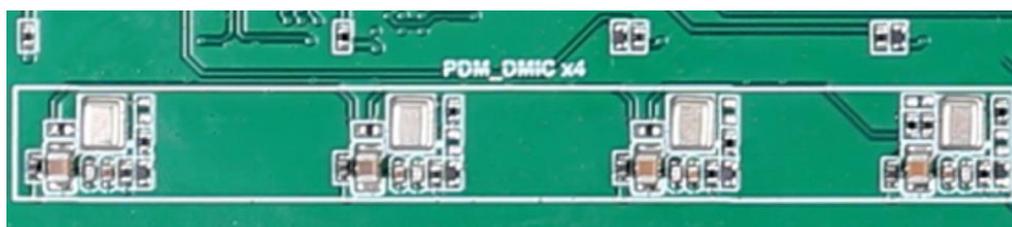


图 2.44 4 路 PDM 格式数字 MIC 输入



图 2.45 4 路数字 MIC 音频输入

2.32 IO 扩展接口

Smart-RK3568 丰富的外设，GPIO 口几乎已被使用完成，为进一步评估功耗控制，设计上增加了 IO 扩展芯片 (PCA9698DGG)，以排针的形态扩展了 32 个 GPIO，接口说明如下：



图 2.46 IO 扩展接口

表 2.30 IO 扩展排针信号定义

引脚号	信号名称	功能
J47_1	IO1_0	IO1_0
J47_2	IO1_1	IO1_1
J47_3	IO1_2	IO1_2
J47_4	IO1_3	IO1_3
J47_5	IO1_4	IO1_4
J47_6	IO1_5	IO1_5
J47_7	IO1_6	IO1_6
J47_8	IO1_7	IO1_7

续上表

引脚号	信号名称	功能
J47_9	GND	电源地
J47_10	3V3	3.3V 电源输出
J48_1	IO2_0	IO2_0
J48_2	IO2_1	IO2_1
J48_3	IO2_2	IO2_2
J48_4	IO2_3	IO2_3
J48_5	IO2_4	IO2_4
J48_6	IO2_5	IO2_5
J48_7	IO2_6	IO2_6
J48_8	IO2_7	IO2_7
J48_9	GND	电源地
J48_10	3V3	3.3V 电源输出
J49_1	IO3_0	IO3_0
J49_2	IO3_1	IO3_1
J49_3	IO3_2	IO3_2
J49_4	IO3_3	IO3_3
J49_5	IO3_4	IO3_4
J49_6	IO3_5	IO3_5
J49_7	IO3_6	IO3_6
J49_8	IO3_7	IO3_7
J49_9	GND	电源地
J49_10	3V3	3.3V 电源输出
J50_1	IO4_0	IO4_0
J50_2	IO4_1	IO4_1
J50_3	IO4_2	IO4_2
J50_4	IO4_3	IO4_3
J50_5	IO4_4	IO4_4
J50_6	IO4_5	IO4_5
J50_7	IO4_6	IO4_6
J50_8	IO5_7	IO5_7
J50_9	GND	电源地
J50_10	3V3	3.3V 电源输出

注：通过 I2C4_SCL_M1、I2C4_SDA_M1、GPIO2_D1_d 配置 PCA9698DGG；

注：PCA9698DGG 总计支持 40 个 GPIO，8 个 IO0 已用于其它控制：IO0_1 用于 MIPI_PWR_EN、IO0_2 用于 CAP_RST_LVDS、IO0_3 用于 CAP_INT_LVDS、IO0_4 用于 LVDS_PWR_EN、IO0_5 用于 HDMI_PWR_EN、IO0_6 用于 PCIE_PWR_EN、IO0_7 用于 RTC_nINT_OUT。

2.33 MIPI_DSI 显示接口

Smart-RK3568 支持一路 MIPI-DSI 显示接口，可适配我司 7 寸电容显示屏，分辨率 800x1280@60Hz。



图 2.47 7 寸 MIPI-DSI 液晶屏接口

表 2.31 MIPI-DSI 接口信号定义

管脚号	信号	说明	IO 电平
1-2	GND	电源地	
3	MIPI_DSI_D3_P	MIPI DSI 数据 3 差分正信号	1.8V
4	MIPI_DSI_D3_N	MIPI DSI 数据 3 差分负信号	1.8V
5	GND	电源地	
6	MIPI_DSI_CLK_P	MIPI DSI 时钟差分正信号	1.8V
7	MIPI_DSI_CLK_N	MIPI DSI 时钟差分负信号	1.8V
8	GND	电源地	
9	MIPI_DSI_D2_P	MIPI DSI 数据 2 差分正信号	1.8V
10	MIPI_DSI_D2_N	MIPI DSI 数据 2 差分负信号	1.8V
11	GND	电源地	
12	MIPI_DSI_D1_P	MIPI DSI 数据 1 差分正信号	1.8V
13	MIPI_DSI_D1_N	MIPI DSI 数据 1 差分负信号	1.8V
14	GND	电源地	
15	MIPI_DSI_D0_P	MIPI DSI 数据 0 差分正信号	1.8V
16	MIPI_DSI_D0_N	MIPI DSI 数据 0 差分负信号	1.8V
17	GND	电源地	
18-21	NC	悬空脚	
22	GND	电源地	
23	RST	液晶屏复位信号	3.3V
24	PWM	液晶屏背光电源控制信号	3.3V
25	CAP_SDA	触摸屏 I2C 数据信号	3.3V
26	CAP_SCL	触摸屏 I2C 时钟信号	3.3V
27	CAP_INT	触摸屏中断信号	3.3V
28	CAP_RST	触摸屏复位信号	3.3V
29	GND	电源地	
30-35	NC	悬空脚	
36-37	3.3V	3.3V 电源	
38	GND	电源地	
39-40	5V	5V 电源	

注：采用同向 FPC 连接线（40pin，间距 0.5mm）与 Smart-RK3568 连接即可。

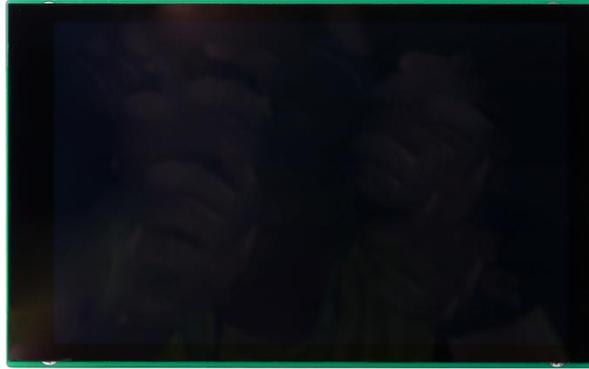


图 2.48 TFT-7.0DCV 正面

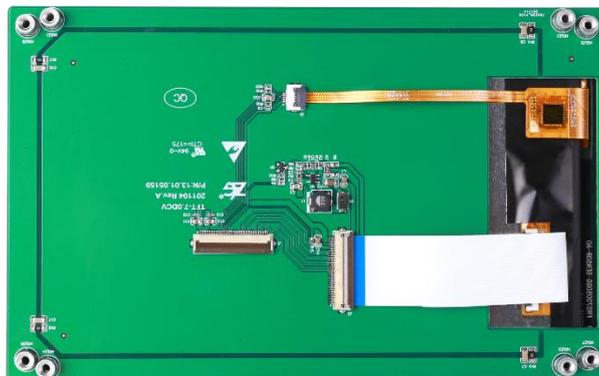


图 2.49 TFT-7.0DCV 背面

表 2.32 TFT-7.0DCV 特性

产品特性			
产品型号	TFT-7.0DCV	帧速率	60Hz (典型值)
屏幕尺寸	7inch	背光类型	LED
分辨率	800*1280 (竖屏)	背光亮度	300cd/m2
对比度	700 (典型值)	色彩	16.7M
响应时间	30ms (典型值)	颜色格式	RGB
接口类型	MIPI DSI 接口	显示视角	IPS
驱动 IC	GH8555BL	电容触摸 IC	GT911
FPC 管脚数	40PIN	FPC 间距	0.5mm
供电电压	3.3V	典型电流	75mA
供电电压	5V (背光)	典型电流	285mA
外形尺寸	176mm*110mm	螺柱孔径	直径 3mm

2.34 LVDS 显示接口

Smart-RK3568 支持一路 LVDS 显示接口，可适配我司 10.25 寸显示屏，分辨 1280*480 @60Hz。



图 2.50 LVDS 接口

管脚号	信号	说明	备注
1-2	5V	5V 电源	
3	GND	电源地	
4-5	3.3V	3.3 电源	
6-11	NC	悬空脚	
12	GND	电源地	
13-16	NC	悬空脚	
17	PWM	背光控制信号	
18	RST	复位信号	
19	GND	电源地	
20-23	NC	悬空脚	
24	GND	电源地	
25	LVDS_TX_D0_N	LVDS 数据 0 差分负信号	
26	LVDS_TX_D0_P	LVDS 数据 0 差分正信号	
27	GND	电源地	
28	LVDS_TX_D1_N	LVDS 数据 1 差分负信号	
29	LVDS_TX_D1_P	LVDS 数据 1 差分正信号	
30	GND	电源地	
31	LVDS_TX_D2_N	LVDS 数据 2 差分负信号	
32	LVDS_TX_D2_P	LVDS 数据 2 差分正信号	
33	GND	电源地	
34	LVDS_TX_CLK_N	LVDS 时钟差分负信号	
35	LVDS_TX_CLK_P	LVDS 时钟差分正信号	
36	GND	电源地	
37	LVDS_TX_D3_N	LVDS 数据 3 差分负信号	
38	LVDS_TX_D3_P	LVDS 数据 3 差分正信号	
39	GND	电源地	
40	GND	电源地	

注：采用同向 FPC 连接线（40pin，间距 0.5mm）与 Smart-RK3568 连接即可。



图 2.51 TFT-10.25LNH-Auto 正面

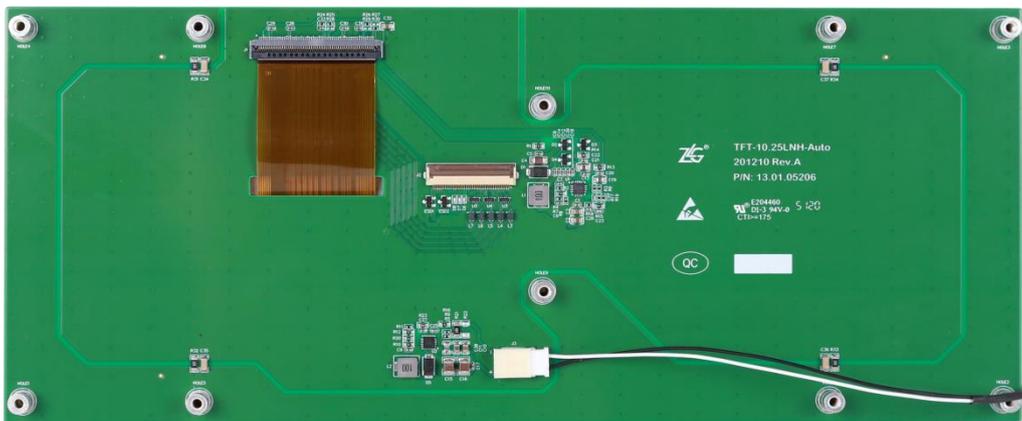


图 2.52 TFT-10.25LNH-Auto 背面

3. 电气特性

3.1 供电电压

表 3.1 供电参数

参数	描述	条件	典型值	单位
底板供电	供电电源	对地	12	V
GND	地	-	0	V

注 1: 12V 电源适配器规格, 建议使用 12V/2A 或以上配置。

3.2 功耗参数

表 3.2 功耗参数

测试条件: 环境温度: 25°C 工作电压: 12V

项目	工作模式	典型值	单位
稳态电流	12V 供电, Linux 系统启动进入稳态	TBD	mA
休眠电流	按下 ON/OFF 按键, 系统进入休眠状态 (需禁止看门狗)	TBD	mA

3.3 电气特性

表 3.3 GPIO 直流特性@1.8V

项目	最小值	典型值	最大值	单位
VIL	-0.3	NA	0.35*VCC	V
VIH	0.65*VCC	NA	VCC+0.3	V
VOL	-0.3	NA	0.4	V
VOH	1.4	NA	VCC+0.3	V
Rpu	16	NA	43	Kohm
Rpd	16	NA	43	Kohm

表 3.4 GPIO 直流特性@3.3V

项目	最小值	典型值	最大值	单位
VIL	-0.3	NA	0.35*VCC	V
VIH	0.65*VCC	NA	VCC+0.3	V
VOL	-0.3	NA	0.4	V
VOH	1.4	NA	VCC+0.3	V
Rpu	16	NA	43	Kohm
Rpd	16	NA	43	Kohm

4. 封装尺寸

Core-RK3568 核心板尺寸如图 4.1 所示。

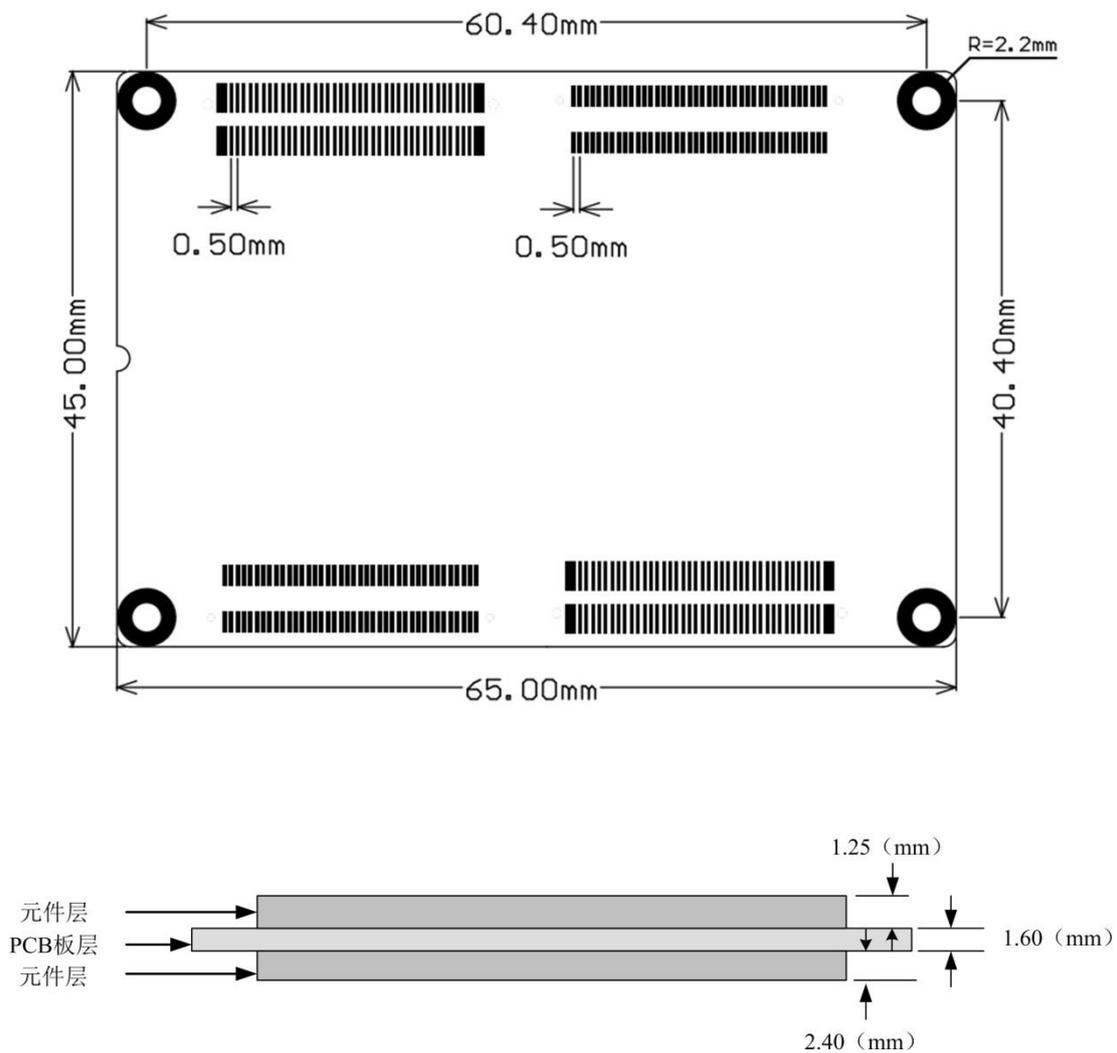


图 4.1 核心板机械尺寸图

注 1: 核心板详细尺寸信息, 可见资料包 DWG 文件;

注 2: 由于版权因素, 当前仅提供核心板 AD 格式的原理图库及 AD 格式的封装库;

注 3: 核心板连接器和底板连接器的合高为 3mm, 故底板固定柱高度必须等于 3mm;

注 4: 核心板连接器不建议常插拔, 在插拔的时候, 务必要小心, 避免 PCB 变形造成元件损坏;

注 5: 底板尺寸长宽分别为: 265.2mm*219.7mm, 具体其它尺寸信息, 请查看相应的 DXF 文件。

5. 免责声明

本着为用户提供更好服务的原则，广州立功科技股份有限公司（下称“立功科技”）在本手册中将尽可能地向用户呈现详实、准确的产品信息。但鉴于本手册的内容具有一定的时效性，立功科技不能完全保证该文档在任何时段的时效性与适用性。立功科技有权在没有通知的情况下对本手册上的内容进行更新，恕不另行通知。为了得到最新版本的信息，请尊敬的用户定时访问立功科技官方网站或者与立功科技工作人员联系。感谢您的包容与支持！

专业 · 专注成就梦想

Dreams come true with professionalism and dedication.

广州立功科技股份有限公司

更多详情请访问

www.zlgmcu.com

欢迎拨打全国服务热线

400-888-2705

