

Core-RK3576-LD4E32HC-T

视觉处理主控板

DS01010101 1.0.00 Date:2025/2/25

概述

Core-RK3576-LD4E32HC-T 是一款基于 RK 的 RK3576 处理器设计的一款行业定制高性能、低功耗视觉型主控板，基于 4 个 Cortex-A72+4 个 Cortex-A53 及独立的 NEON 协处理器，最高主频 2.2GHz，支持 4K@120fps 的 H.265 解码器，6 Tops 高效能 NPU，主控板标配 4GB LPDDR4 与 32GB eMMC，支持 Android14 和 Linux6.1，适用于 ARM PC、边缘计算、个人移动互联网设备及其它多媒体产品。

产品特性

- ◆ CPU: 4 个 Cortex®-A72 最高达 2.2GHz;
+ 4 个 Cortex®-A53 最高达 2.0GHz;
- ◆ NPU: 6 Tops NPU;
- ◆ 多媒体: 最高支持 5 个摄像头同时输入，
最大 16M 像素 ISP;
- ◆ 显示: 支持 HDMI/DP/DSI, 支持三屏异显;
支持 H.264/H.265 视频编码解码;
- ◆ 工作电压: 5.0V±5%;
- ◆ 系统: 支持嵌入式 Linux/Android 系统;
- ◆ 尺寸: 65mm×45mm。

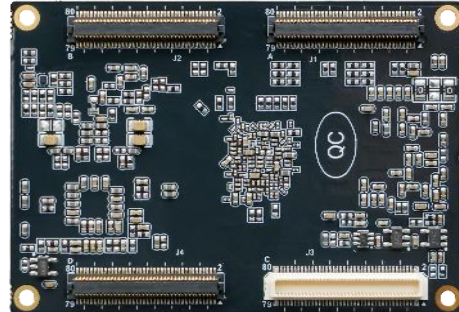
产品应用

- ◆ 云终端;
- ◆ 商业显示;
- ◆ 边缘计算;
- ◆ 人脸识别设备;

订购信息

型号	温度范围	描述
Core-RK3576-LD4E32HC-T	0℃~+80℃	主控板

模块图片



Core-RK3576-LD4E32HC-T

视觉处理主控板

DataSheet

修订历史

版本	日期	原因
V1.0.00	2025/02/24	创建文档

目 录

1. 产品简介.....	1
1.1 产品概述.....	1
1.2 产品特性.....	1
2. 外设资源.....	2
2.1 外设资源.....	2
2.2 引脚说明.....	2
3. 电气特性.....	7
3.1 供电电压.....	7
3.2 功耗参数.....	7
3.3 电气特性.....	7
4. 命名规则.....	8
5. 封装尺寸.....	9
6. 免责声明.....	10

1. 产品简介

Core-RK3576-LD4E32HC-T 是一款基于 RK 的 RK3576 处理器设计的一款行业定制高性能视觉型主控板，基于集成了 4 个 Cortex-A72 和 4 个 Cortex-A53 及独立的 NEON 协处理器，最高主频 2.2GHz，支持 4K@120fps 的解码器和 4K@60fps 的 H.264 和 H.265 编码器，6 Tops 高效能 NPU，主控板标配 4GB LPDDR4 与 32GB eMMC，支持 Android14 和 Linux6.1，适用于 ARM PC、边缘计算、个人移动互联网设备及其它多媒体产品。

1.1 产品概述

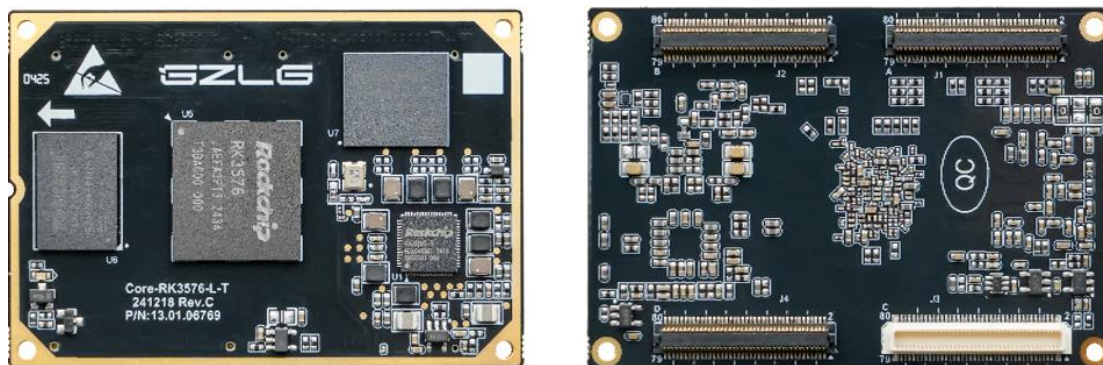


图 1.1 主控板主器件示意图

1.2 产品特性

- MPU: RK3576 (4 个 Cortex-A72 和 4 个 Cortex-A53);
- DDR: LPDDR4-3733, 容量 4GB;
- eMMC: eMMC 5.0, 容量 32GB;
- 显示: MIPI-DSI/HDMI/DP, 支持三屏异显;
- 多媒体: 最高支持 5 个摄像头同时输入(不外扩情况), 支持 4lane/2lane/1lane 模式;
- 模块尺寸: 65×45mm。

2. 外设资源

2.1 外设资源

Core-RK3576-LD4E32HC-T 主控板将 RK3576 最小系统以外的资源全部引出，主控板资源如下：

表 2.1 外设资源列表

类别	接口	说明
显示	MIPI-DSI	1 路 4-lane，最大支持 2560x1600@60fps
	HDMI	最高支持 1 路 HDMI2.1，最大输出分辨率支持 4096x2160@120fps
	DP	最大输出分辨率支持 4096x2160@120fps（与一路 USB3.0 复用）
高速接口	USB	支持 2 路 USB OTG 3.0（其中一路与 DP 复用）
	RGMII	支持 2 路 RGMII
	PCIE	支持 1 路 PCIE 2.1
通信接口	UART	12 路 UART(复用，最大)
	I2C	11 路 I2C(复用，最大)
	SDMMC	最大支持 2 路 SDIO 3.0
	CAN	最大 2 路 FlexCAN（复用）
	SPI	最大支持 5 路 SPI
	DSMC	支持 8 线和 16 线串行传输模式
多媒体	MIPI-CSI	支持 3 路 4lane MIPI CSI 或 1 路 4 lane+2 路 2x2lane
	SAI	2x SAI (4T/4R)，3x SAI (1T/1R)（复用，最大）
	PDM	最大支持 8 通道

2.2 引脚说明

Core-RK3576-LD4E32HC-T 主控板采用对高速板对板连接器将资源引出，如图 2.1 所示。

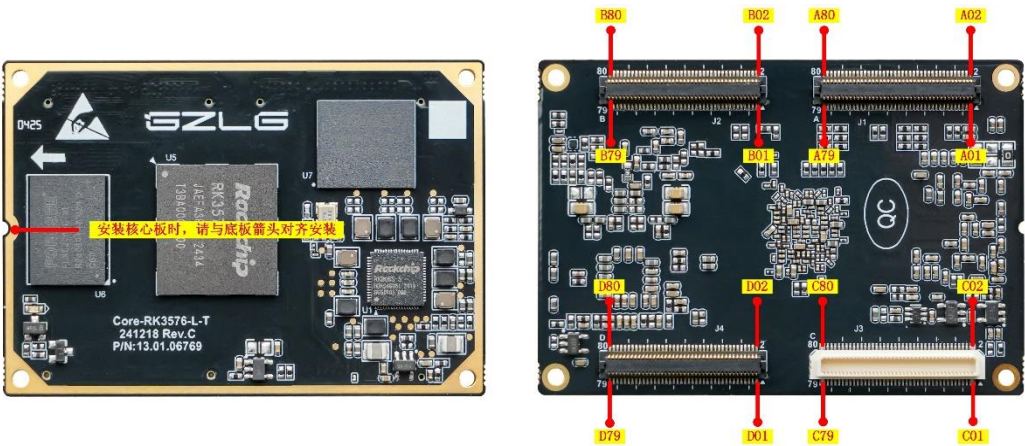


图 2.1 主控板

表 2.2 A 座(J1)引脚定义

管脚	信号	功能	管脚	信号	功能
1	GND	信号地	2	GND	信号地
3	ETH_CLK0_25M_OUT	GPIO	4	SAI1_MCLK_M0(1V8)	音频信号主时钟
5	RGMII0_MDIO	网口 0 MD 数据	6	SAI1_SCLK_M0(1V8)	音频串行时钟
7	RGMII0_MDC	网口 0 MD 时钟	8	SAI1_LRCK_M0(1V8)	音频左右时钟
9	GND	信号地	10	GND	信号地
11	RGMII0_RXCLK	网口 0 发送时钟	12	SAI1_SDO0_M0(1V8)	音频数据输出
13	RGMII0_RXCTL	网口 0 接收控制	14	PDM1_SDI0/SAI1_SDI0_M0(1V8)	PDM1 /音频数据输入
15	RGMII0_RXD0	网口 0 接收 0	16	PDM1_SDI1(1V8)	PDM1 数据 1
17	RGMII0_RXD1	网口 0 接收 1	18	PDM1_SDI2(1V8)	PDM1 数据 2
19	RGMII0_RXD2	网口 0 接收 2	20	PDM1_SDI3(1V8)	PDM1 数据 3
21	RGMII0_RXD3	网口 0 接收 3	22	GND	信号地
23	GND	信号地	24	PDM1_CLK0(1V8)	PDM1 时钟 0
25	RGMII0_TXCLK	网口 0 发送时钟	26	GND	信号地
27	RGMII0_TXCTL	网口 0 发送控制	28	PDM1_CLK1(1V8)	GPIO
29	RGMII0_TXD0	网口 0 发送 0	30	GND	信号地
31	RGMII0_TXD1	网口 0 发送 1	32	UART1_TX	串口 1 发送信号
33	RGMII0_TXD2	网口 0 发送 2	34	UART1_RX	串口 1 接收信号
35	RGMII0_TXD3	网口 0 发送 3	36	I2C3_SDA(1V8)	I2C3 数据信号
37	GND	信号地	38	I2C3_SCL(1V8)	I2C3 时钟信号
39	RGMII1_MDC	网口 1 MD 时钟	40	UART5_RX	串口 5 接收信号
41	RGMII1_MDIO	网口 1 MD 数据	42	UART5_TX	串口 5 发送信号
43	ETH_CLK1_25M_OUT	GPIO	44	UART5_CTS	串口 5 允许发送
45	GND	信号地	46	UART5_RTS	串口 5 请求发送
47	RGMII1_RXCLK	网口 1 接收时钟	48	UART8_RX	串口 8 接收信号
49	RGMII1_RXCTL	网口 1 接收控制	50	UART8_TX	串口 8 发送信号
51	RGMII1_RXD0	网口 1 接收 0	52	UART8_RTS	串口 8 请求发送
53	RGMII1_RXD1	网口 1 接收 1	54	UART8_CTS	串口 8 允许发送
55	RGMII1_RXD2	网口 1 接收 2	56	GPIO3_B0_d	GPIO
57	RGMII1_RXD3	网口 1 接收 3	58	GND	信号地
59	GND	信号地	60	I2C4_SCL	I2C4 时钟信号:
61	RGMII1_TXCLK	网口 1 发送时钟	62	I2C4_SDA	I2C4 数据信号
63	RGMII1_TXCTL	网口 1 发送控制	64	UART3_RX	串口 3 接收信号
65	RGMII1_TXD0	网口 1 发送 0	66	UART3_TX	串口 3 发送信号
67	RGMII1_TXD1	网口 1 发送 1	68	I2C8_SCL	I2C8 时钟信号
69	RGMII1_TXD2	网口 1 发送 2	70	I2C8_SDA	I2C8 数据信号
71	RGMII1_TXD3	网口 1 发送 3	72	GND	信号地
73	GND	信号地	74	CSI0_CAM_CLKOUT	CSI0 主时钟
75	RGMII0_nRST	网口 0 复位	76	CSI1_CAM_CLKOUT	CSI1 主时钟
77	RGMII1_nRST	网口 1 复位	78	CSI3_CAM_CLKOUT	CSI3 主时钟
79	GND	信号地	80	GND	信号地

表 2.3 B 座(J2)引脚定义

管脚	信号	功能	管脚	信号	功能
1	GND	信号地	2	GND	信号地
3	SDMMC0_D0	SD 数据 0 信号	4	CAN0_RX	CAN0 接收信号
5	SDMMC0_D1	SD 数据 1 信号	6	CAN0_TX	CAN0 发送信号
7	SDMMC0_D2	SD 数据 2 信号	8	CAN1_TX	CAN1 发送信号
9	SDMMC0_D3	SD 数据 3 信号	10	CAN1_RX	CAN1 接收信号
11	SDMMC0_CMD	SD 命令信号	12	GND	信号地
13	GND	信号地	14	PCIE0_PERSTn	PCIE0 全局复位
15	SDMMC0_CLK	SD 时钟信号	16	GND	信号地
17	GND	信号地	18	PCIE0_CLKREQn	PCIE0 参考时钟请求
19	SDMMC0_DET_L(1V8))	SD 卡插入检测	20	GND	信号地
21	GND	信号地	22	HP_CTL_H	耳机检测信号
23	ADC_IN4(1V8)	ADC 输入 4	24	SPK_CTL_H	扬声器放大器使能
25	ADC_IN3(1V8)	ADC 输入 3	26	GND	信号地
27	ADC_IN2(1V8)	ADC 输入 2	28	SDMMC1_D0(1V8)	SDIO1 数据 0 信号
29	ADC_IN6(1V8)	ADC 输入 6	30	SDMMC1_D1(1V8)	SDIO1 数据 1 信号
31	ADC_IN5(1V8)	ADC 输入 5	32	SDMMC1_D2(1V8)	SDIO1 数据 2 信号
33	ADC_IN7(1V8)	ADC 输入 7	34	SDMMC1_D3(1V8)	SDIO1 数据 3 信号
35	GND	信号地	36	SDMMC1_CMD(1V8)	SDIO1 命令信号
37	GPIO0_A0_d(1V8)	GPIO	38	SDMMC1_CLK(1V8)	SDIO1 时钟信号
39	GPIO0_A5_d(1V8)	GPIO	40	GND	信号地
41	GND	信号地	42	UART4_RX(1V8)	串口 4 接收信号
43	MIPI_CSI3_D0_P	CSI3 数据 0+	44	UART4_TX(1V8)	串口 4 发送信号
45	MIPI_CSI3_D0_N	CSI3 数据 0-	46	UART4_RTS(1V8)	串口 4 请求发送
47	GND	信号地	48	UART4_CTS(1V8)	串口 4 允许发送
49	MIPI_CSI3_D1_P	CSI3 数据 1+	50	GND	信号地
51	MIPI_CSI3_D1_N	CSI3 数据 1-	52	WIFI_REG_ON_H(1V8)	SDIO1 复位信号
53	GND	信号地	54	BT_REG_ON_H(1V8)	wifi/BT 预留信号 2
55	MIPI_CSI3_D2_P	CSI3 数据 2+	56	WIFI_WAKE_HOST_H(1V8)	SDIO 唤醒
57	MIPI_CSI3_D2_N	CSI3 数据 2-	58	BT_WAKE_HOST_H(1V8)	蓝牙主机唤醒
59	GND	信号地	60	HOST_WAKE_BT_H(1V8)	wifi/BT 预留信号
61	MIPI_CSI3_D3_P	CSI3 数据 3+	62	GPIO1_D0_d(1V8)	GPIO
63	MIPI_CSI3_D3_N	CSI3 数据 3-	64	GPIO1_D1_d(1V8)	GPIO
65	GND	信号地	66	GPIO1_D2_d(1V8)	GPIO
67	MIPI_CSI3_CLK_P	CSI3 时钟+	68	GPIO1_D3_d(1V8)	GPIO
69	MIPI_CSI3_CLK_N	CSI3 时钟-	70	GPIO1_D5_d(1V8)	GPIO
71	GND	信号地	72	GND	信号地
73	MIPI_CSI4_CLK_P	CSI4 时钟+	74	CLK_32KHz(1V8)	32kHz 时钟输入
75	MIPI_CSI4_CLK_N	CSI4 时钟-	76	GND	信号地
77	GND	信号地	78	GND	信号地
79	GND	信号地	80	GND	信号地

表 2.4 C 座(J3)引脚定义

管脚	信号	功能	管脚	信号	功能
1	GND	信号地	2	GND	信号地
3	USB2_OTG0_D_P	USB2 OTG0 数据+	4	DP_TX_AUX_P	DP 音频信号+
5	USB2_OTG0_D_N	USB2 OTG0 数据-	6	DP_TX_AUX_N	DP 音频信号-
7	USB2_OTG0_ID(1V8)	USB2 OTG0 ID	8	DP_TXD0/USB3_OTG0_SSRX1_P	USB OTG 接收 1+
9	USB2_OTG0_VBUSDET	USB2 OTG0 电源检测	10	DP_TXD0/USB3_OTG0_SSRX1_N	USB OTG 接收 1-
11	GND	信号地	12	DP_TXD1/USB3_OTG0_SSTX1_P	USB OTG 发送 1+
13	USB2_OTG1_D_P	USB2 OTG1 数据+	14	DP_TXD1/USB3_OTG0_SSTX1_N	USB OTG 发送 1-
15	USB2_OTG1_D_N	USB2 OTG1 数据-	16	DP_TXD2/USB3_OTG0_SSRX2_P	USB OTG 接收 2+
17	USB2_OTG1_ID(1V8)	USB2 OTG1 ID	18	DP_TXD2/USB3_OTG0_SSRX2_N	USB OTG 接收 2-
19	USB2_OTG1_VBUSDET	USB2 OTG1 电源检测	20	DP_TXD3/USB3_OTG0_SSTX2_P	USB OTG 发送 2+
21	GND	信号地	22	DP_TXD3/USB3_OTG0_SSTX2_N	USB OTG 发送 2-
23	USB3_OTG1_SSTX_P	USB3 OTG1 发送+	24	GND	信号地
25	USB3_OTG1_SSTX_N	USB3 OTG1 发送-	26	MIPI_DSI_D0_N	DSI 数据 0-
27	USB3_OTG1_SSRX_P	USB3 OTG1 接收+	28	MIPI_DSI_D0_P	DSI 数据 0+
29	USB3_OTG1_SSRX_N	USB3 OTG1 接收-	30	MIPI_DSI_D1_N	DSI 数据 1-
31	GND	信号地	32	MIPI_DSI_D1_P	DSI 数据 1+
33	PCIE1_REFCLK_P	PCIE1 参考时钟+	34	GND	信号地
35	PCIE1_REFCLK_N	PCIE1 参考时钟-	36	MIPI_DSI_CLK_N	DSI 时钟-
37	GND	信号地	38	MIPI_DSI_CLK_P	DSI 时钟+
39	MIPI_CSI0_D0_N	CSI0 数据 0-	40	GND	信号地
41	MIPI_CSI0_D0_P	CSI0 数据 0+	42	MIPI_DSI_D2_N	DSI 数据 2-
43	MIPI_CSI0_D1_N	CSI0 数据 1-	44	MIPI_DSI_D2_P	DSI 数据 2+
45	MIPI_CSI0_D1_P	CSI0 数据 1+	46	MIPI_DSI_D3_N	DSI 数据 3-
47	GND	信号地	48	MIPI_DSI_D3_P	DSI 数据 3+
49	MIPI_CSI0_CLK_N	CSI0 时钟-	50	GND	信号地
51	MIPI_CSI0_CLK_P	CSI0 时钟+	52	HDMI_TX_SBD_P	HDMI 边带数据+
53	GND	信号地	54	HDMI_TX_SBD_N	HDMI 边带数据-
55	MIPI_CSI0_D2_N	CSI0 数据 2-	56	GND	信号地
57	MIPI_CSI0_D2_P	CSI0 数据 2+	58	HDMI_TX_D0_P	HDMI 数据 0+
59	MIPI_CSI0_D3_N	CSI0 数据 3-	60	HDMI_TX_D0_N	HDMI 数据 0-
61	MIPI_CSI0_D3_P	CSI0 数据 3+	62	GND	信号地
63	GND	信号地	64	HDMI_TX_D1_P	HDMI 数据 1+
65	PCIE0_REFCLK_P	PCIE0 参考时钟+	66	HDMI_TX_D1_N	HDMI 数据 1-
67	PCIE0_REFCLK_N	PCIE0 参考时钟-	68	GND	信号地
69	GND	信号地	70	HDMI_TX_D2_P	HDMI 数据 2+
71	PCIE0_TX_P	PCIE0 发送信号+	72	HDMI_TX_D2_N	HDMI 数据 2-
73	PCIE0_TX_N	PCIE0 发送信号-	74	GND	信号地
75	PCIE0_RX_P	PCIE0 接收信号+	76	HDMI_TX_D3_P	HDMI 数据 3+
77	PCIE0_RX_N	PCIE0 接收信号-	78	HDMI_TX_D3_N	HDMI 数据 3-
79	GND	信号地	80	GND	信号地

表 2.5 D 座(J4)引脚定义

管脚	信号	功能	管脚	信号	功能
1	GND	信号地	2	GND	信号地
3	HDMI_TX_ON_H	HDMI 模式选择	4	PWM0_CH1	PWM 信号
5	HDMI_TX_HPD	HDMI 检测插入	6	PWM0_CH0	PWM 信号
7	HDMI_TX_CEC	HDMI CEC 信号	8	GND	信号地
9	HDMI_TX_SCL	HDMI I2C 时钟	10	MIPI_CSI2_CLK_N	CSI2 时钟-
11	HDMI_TX_SDA	HDMI I2C 数据	12	MIPI_CSI2_CLK_P	CSI2 时钟+
13	GND	信号地	14	GND	信号地
15	GPIO0_D3_d	GPIO	16	MIPI_CSI1_CLK_N	CSI1 时钟-
17	GPIO0_D2_d	GPIO	18	MIPI_CSI1_CLK_P	CSI1 时钟+
19	GPIO0_C7_d	GPIO	20	GND	信号地
21	GND	信号地	22	MIPI_CSI1_D3_N	CSI1 数据 3-
23	GPIO0_C6_d	GPIO	24	MIPI_CSI1_D3_P	CSI1 数据 3+
25	GPIO0_D0_d	GPIO	26	GND	信号地
27	GPIO0_B4_d	GPIO	28	MIPI_CSI1_D2_N	CSI1 数据 2-
29	GPIO0_D1_d	GPIO	30	MIPI_CSI1_D2_P	CSI1 数据 2+
31	GPIO4_C7_d	GPIO	32	GND	信号地
33	I2C2_SDA	I2C2 数据	34	MIPI_CSI1_D1_N	CSI1 数据 1-
35	I2C2_SCL	I2C2 时钟	36	MIPI_CSI1_D1_P	CSI1 数据 1+
37	I2C0_SDA	I2C0 数据	38	GND	信号地
39	I2C0_SCL	I2C0 时钟	40	MIPI_CSI1_D0_N	CSI1 数据 0-
41	UART0_TX_DEBUG	系统调试串口发送	42	MIPI_CSI1_D0_P	CSI1 数据 0+
43	UART0_RX_DEBUG	系统调试串口接收	44	GND	信号地
45	SDMMC0_PWREN_H	SD 卡电源使能	46	ADC_IN1_RECOVERY(1V8)	升级信号
47	GND	信号地	48	PWRON_L	开关机信号
49	PWM1_CH1	PWM 信号	50	nRST_IN	复位信号
51	TYPEC_DPTX_AUX_PUPDCTL1	DP 视频音频控制 1	52	WDO_EN	看门狗
53	TYPEC_DPTX_AUX_PUPDCTL2	DP 视频音频控制 2	54	GND	信号地
55	ADC_IN0_BOOT(1V8)	BOOT 信号	56	VCCIO_SD_S0	SDMMC0 的 IO 电源 (1.8V/3.3V)
57	GND	信号地	58	GND	信号地
59	GND	信号地	60	GND	信号地
61	GND	信号地	62	GND	信号地
63	GND	信号地	64	GND	信号地
65	VCC_3V3_S3	PMIC 输出 3.3V	66	GND	信号地
67	GND	信号地	68	GND	信号地
69	VCC5V0_SYS_S5	5V 电源	70	VCC5V0_SYS_S5	5V 电源
71	VCC5V0_SYS_S5	5V 电源	72	VCC5V0_SYS_S5	5V 电源
73	VCC5V0_SYS_S5	5V 电源	74	VCC5V0_SYS_S5	5V 电源
75	VCC5V0_SYS_S5	5V 电源	76	VCC5V0_SYS_S5	5V 电源
77	VCC5V0_SYS_S5	5V 电源	78	VCC5V0_SYS_S5	5V 电源
79	VCC5V0_SYS_S5	5V 电源	80	VCC5V0_SYS_S5	5V 电源

3. 电气特性

3.1 供电电压

表 3.1 供电参数

参数	描述	条件	最小值	推荐值	最大值	单位
VDD	供电电源	对地	-	5	5.5	V
GND	地	-	-	-	0	V

3.2 功耗参数

表 3.2 功耗参数

测试条件：环境温度：25℃ 工作电压：5V

项目	工作模式	典型值	单位
稳态电流	5V 供电，Linux 系统启动进入稳态	132	mA
休眠电流	系统进入休眠状态（需禁止看门狗）	13	mA

注：1. 电源选型设计过程中，建议提供给主控板供电电流确保满足 5A 或以上；

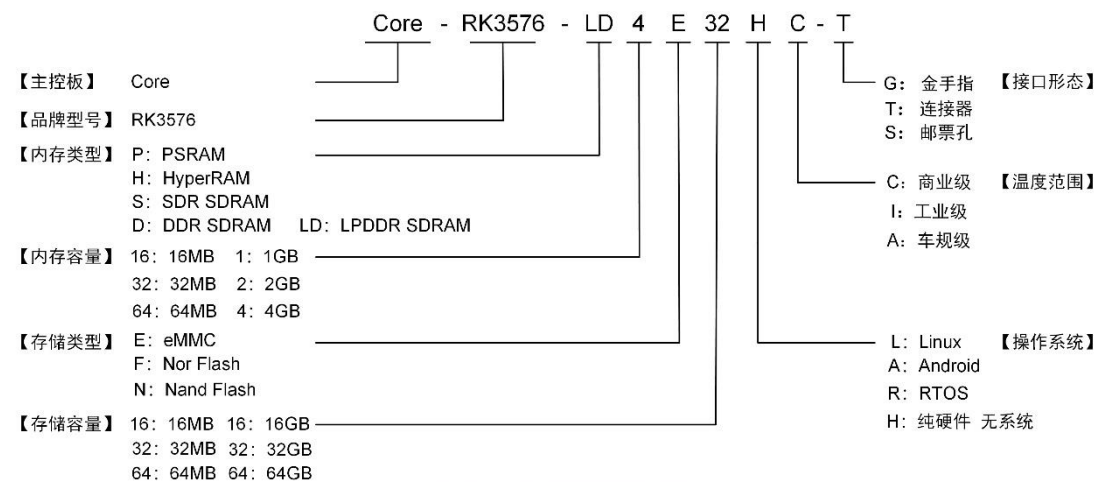
2. 功耗与产品实际应用场景强相关，如需深度优化，可与技术支持人员进一步探讨。

3.3 电气特性

表 3.3 标准 IO 电气特性

参量		符号	最小值	典型值	最大值	单位
GPIO 3.3V 电源域	低电平输入电压	VIL	VSS-0.3	-	0.8	V
	高电平输入电压	VIH	2.0	-	VDD+0.3	V
	低电平输入电压 (施密特触发)	VIL	VSS-0.3	-	0.7	V
	高电平输入电压 (施密特触发)	VIH	2.1	-	VDD+0.3	V
	低电平输出电压	VOL	VSS	-	0.25*VDD	V
	高电平输出电压	VOH	0.75*VDD	-	VDD	V
GPIO 1.8V 电源域	低电平输入电流	VIL	VSS-0.3	-	0.3*VDD	V
	高电平输入电流	VIH	0.7*VDD	-	VDD+0.3	V
	低电平输出电流	VOL	VSS	-	0.25*VDD	V
	高电平输出电流	VOH	0.75*VDD	-	VDD	V

4. 命名规则



主控板容量配比命名规则

5. 封装尺寸

Core-RK3576-LD4E32HC-T 主控板尺寸（实物背面图）如图所示，单位：mm（毫米）。

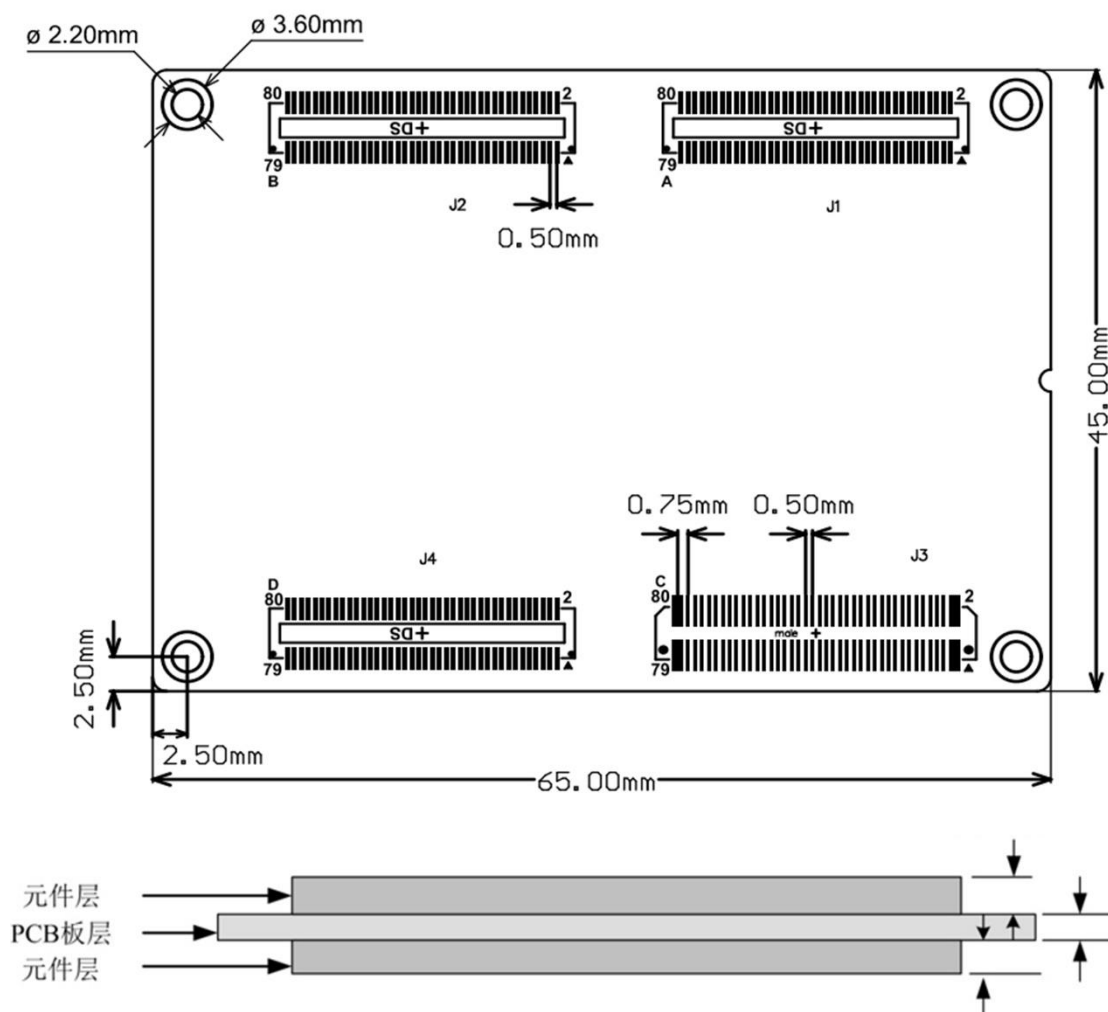


图 5.1 主控板尺寸

- 注：1. 主控板详细尺寸信息，可见资料包 DWG 文件；
2. 由于版权因素，当前仅提供主控板 AD 格式的原理图库及 AD 格式的封装库；
3. 主控板连接器和底板连接器的合高为 3mm，故底板固定柱高度必须等于 3mm；
4. 主控板连接器不建议经常插拔，在需要插拔的时候，务必要小心，避免 PCB 变形造成元件损坏。

6. 免责声明

本着为用户提供更好服务的原则，广州立功科技股份有限公司（下称“立功科技”）在本手册中将尽可能地向用户呈现详实、准确的产品信息。但鉴于本手册的内容具有一定的时效性，立功科技不能完全保证该文档在任何时段的时效性与适用性。立功科技有权在没有通知的情况下对本手册上的内容进行更新，恕不另行通知。为了得到最新版本的信息，请尊敬的用户定时访问立功科技官方网站或者与立功科技工作人员联系。感谢您的包容与支持！

专业 · 专注成就梦想

Dreams come true with professionalism and dedication.

广州立功科技股份有限公司

更多详情请访问

www.zlgmcu.com

欢迎拨打全国服务热线

400-888-2705

